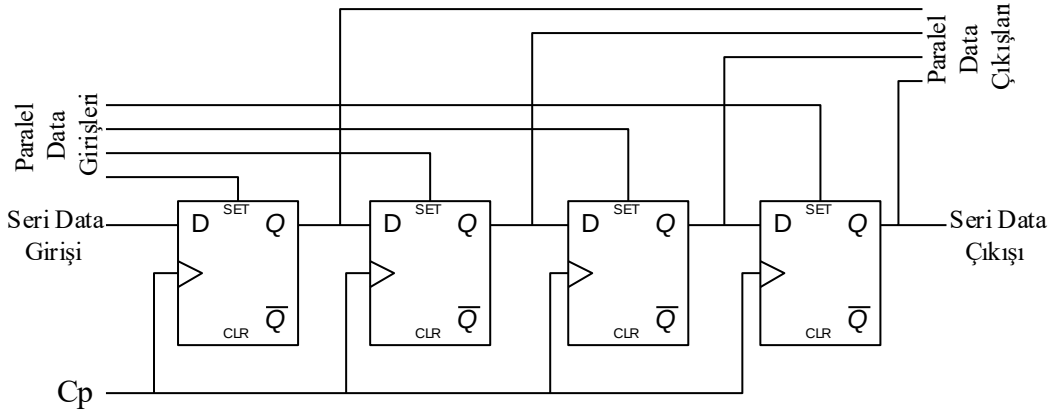


SHIFT REGISTERLER (KAYMALI KAYDEDİCİLER)

Flip-floplar bir bitlik bilgi saklayabilen hücrelerdir. İkili bilgileri saklayan devrelere kaydedici adı verilmektedir. N bitlik bilgiyi saklayan bir kaydedicide N adet FF bulunur.

Senkron sayıcılarda olduğu gibi, saat işareti bütün FF'lere uygulanır. Data girişi ise ilk FF'ten uygulanır.

Data çıkışı, ya tüm FF'lerin Q çıkışlarından (paralel data çıkışları) yada son FF'in Q çıkışından (seri data çıkışı) alınabilir. Devreye kaydırmak üzere bilgi yüklenmesi paralel data girişlerinden yapılır.



Dört bitlik kaydırmalı kaydedici

Kaydırmalı kaydediciler bilgi giriş çıkışlarına göre 4 gruba ayrılır.

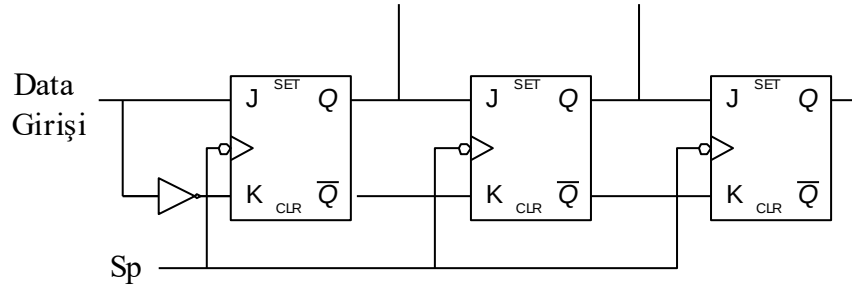
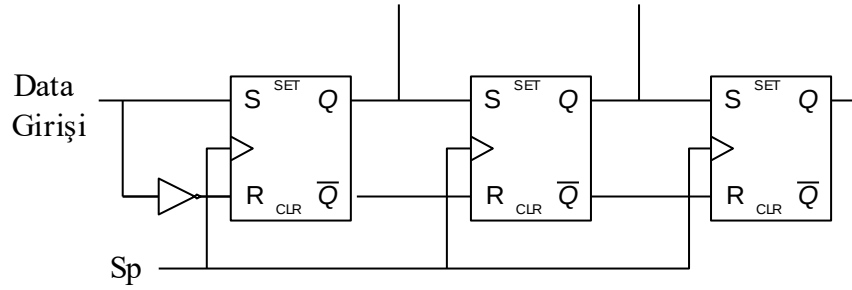
- 1- Seri giriş-seri çıkış
- 2- Seri giriş-paralel çıkış
- 3- Paralel giriş-paralel çıkış
- 4- Paralel giriş-seri çıkış

Kaydırma işlemine göre ise 3 gruba ayrılırlar

- 1- Sağa kaymalı kaydedici (Shift Right Register)
- 2- Sola kaymalı kaydedici (Shift Left Register)
- 3- Sağa-sola kaymalı kaydedici

Sağa Kaymalı Kaydediciler

FF'in girişine ne uygulanırsa çıkışından da aynı bilginin alınması D tipi FF'te olmaktadır. SR ve JK türü FF'ler kullanıldığında bu FF'ler D'ye dönüştürülüp kullanıldığında girişe uygulanan bilgi çıkıştan alınabilecektir. RS ve JK FF'leriyle yapılan 3 bitlik sağa kaymalı kaydedici aşağıdaki gibi düzenlenebilir. Sayıcılarda FF'ler için kullanılan saat pulsi, kaymalı kaydedicilerde kaydırma pulsi olarak adlandırılır.



0-1-0-0 bilgisinin sağa kaydırılması

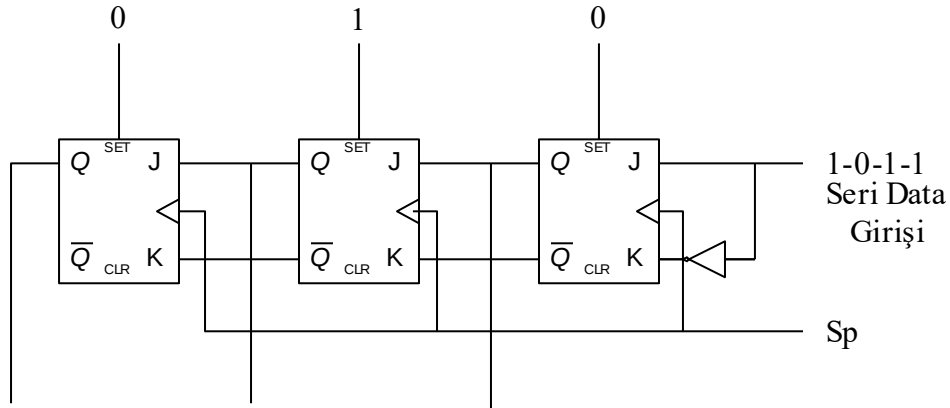
Shift Pulse	Data	Q ₁	Q ₂	Q ₃
1	0	0	0	0
2	1	1	0	0
3	0	0	1	0
4	0	0	0	1

Örnek: 3 bitlik sağa kaymalı kaydedici devresine sırasıyla 1-1-0-1 bilgileri girilerek devreyi 4 Sp süresince çalıştırıp FF paralel çıkışlarını yazınız.

Shift Pulse	Data	Q ₁	Q ₂	Q ₃
-	-	0	0	0
1	1	1	0	0
2	1	1	1	0
3	0	0	1	1
4	1	1	0	1

Sola Kaymalı Kaydediciler

Örnek: 3 bitlik sola kaydırmalı, paralel yüklemeli shift register devresine paralel data girişlerinden 0-1-0 yükleyip, seri data girişlerinden sırasıyla 1-0-1-1 bilgilerini girip 4 Sp sonunda oluşan FF çıkış değerlerini yazınız.

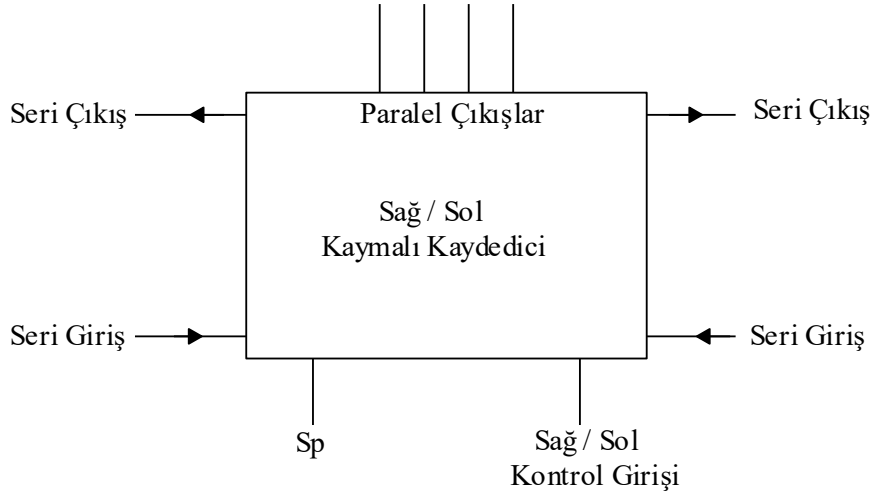


Shift Pulse	Seri Data	Q ₃	Q ₂	Q ₁
-	-	0	1	0
1	1	1	0	1
2	0	0	1	0
3	1	1	0	1
4	1	0	1	1

Sağa-Sola Kaymalı Kaydediciler

İki yönde bilgi kaydırma yapabilen kaydedici, aritmetik ünitelerin hesaplama devrelerinin temel elemanlarıdır. Çarpma işlemi sola doğru kaymalı kaydedici, bölme işlemi ise sağa doğru kaymalı kaydedici ile gerçekleştirilir.

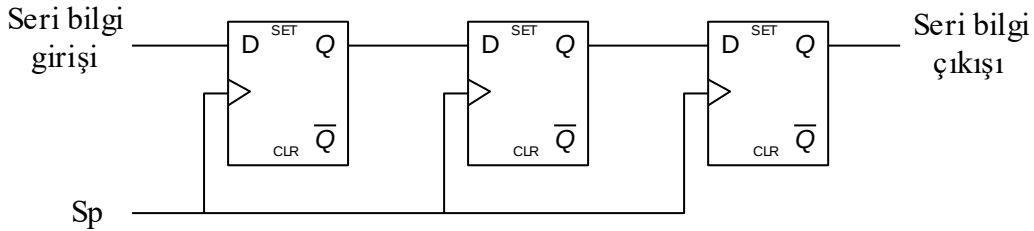
Blok şemada kontrol girişi 1 iken girişe bağlanan bilgi S_p ile sola doğru, kontrol girişi 0 iken ikinci girişe bağlanan bilgi sağa doğru yer değiştirir.



Bilgi Depolaması ve Transfer Yöntemleri

1- Seri giriş- seri çıkış

Seri bilgi ilk FF'in girişine uygulanır. Her bir kaydırma pulsünde bilgi bir sonraki FF'e geçer. Çıkış, en sondaki FF'in çıkışından alınır.

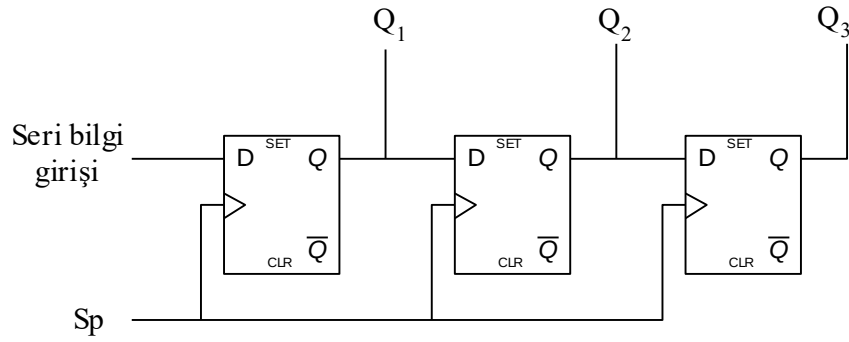


Örnek: Başlangıç durumu sıfırlanmış D FF'li 4 bitlik sağa kaymalışift register devresine 0-1-1-0 bilgileri uygulanmaktadır. 3. kaydırma pulsindeki seri data çıkışı nedir?

Shift Pulse	Data	Q ₁	Q ₂	Q ₃	Q ₄
-	-	0	0	0	0
1	0	0	0	0	0
2	1	1	0	0	0
3	1	1	1	0	0
4	0	0	1	1	0

2- Seri giriş – paralel çıkış

İlk FF'in girişine bilgi uygulanır, ve tüm FF'lerin Q çıkışlarından da aynı anda bilgiler alınır. Bilgi seri olarak yüklenir. Devre seriden paralele dönüştürücü olarak çalışır

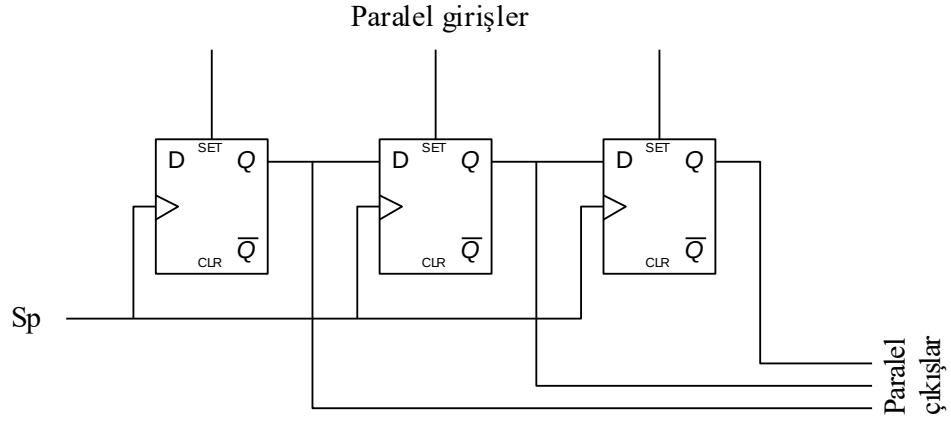


Örnek: 4 bitlik shift register devresine sırası ile 1-1-0-0 bilgileri uygulanırsa 4. kaydırma pulsindeki FF paralel çıkışlarını bulunuz.

Shift Pulse	Seri Data	Q ₁	Q ₂	Q ₃	Q ₄
-	-	0	0	0	0
1	1	1	0	0	0
2	1	1	1	0	0
3	0	0	1	1	0
4	0	0	0	1	1

3- Paralel giriş – paralel çıkış

Data girişleri aynı anda FF'lerin Preset girişlerine uygulanır. Çıkış FF'lerin Q çıkışlarından alınır.

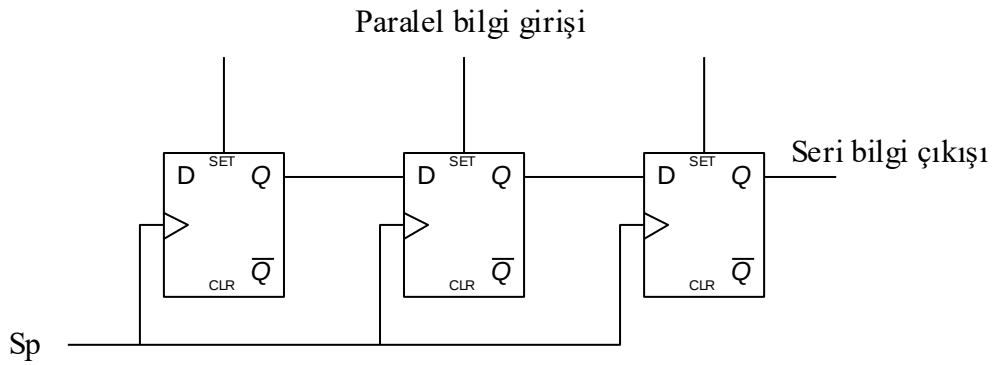


Örnek: 4 bitlik shift register devresine 0-1-1-0 uygulanıp 3. kaydırma pulsinde FF paralel data çıkışlarını bulunuz.

Shift Pulse	Q ₁	Q ₂	Q ₃	Q ₄
-	0	1	1	0
1	0	0	1	1
2	0	0	0	1
3	0	0	0	0

4- Paralel giriş – seri çıkış

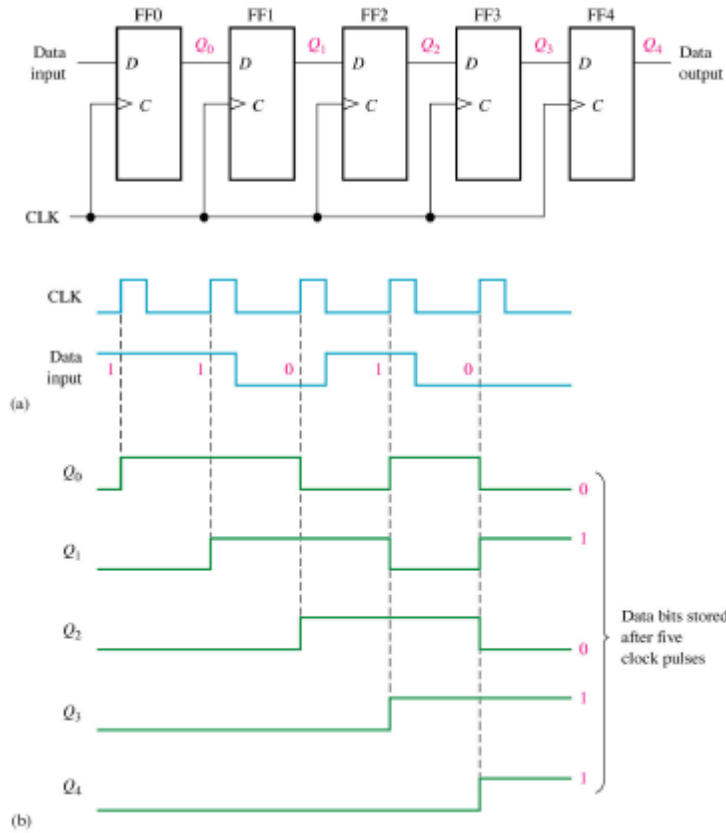
Bilgi paralel olarak FF'lerin Presetleri kullanılarak yüklenir ve en sondaki FF'in Q çıkışından seri bilgi çıkışı alınır. Paralelden seriye dönüştürücü devre olarak çalışır.



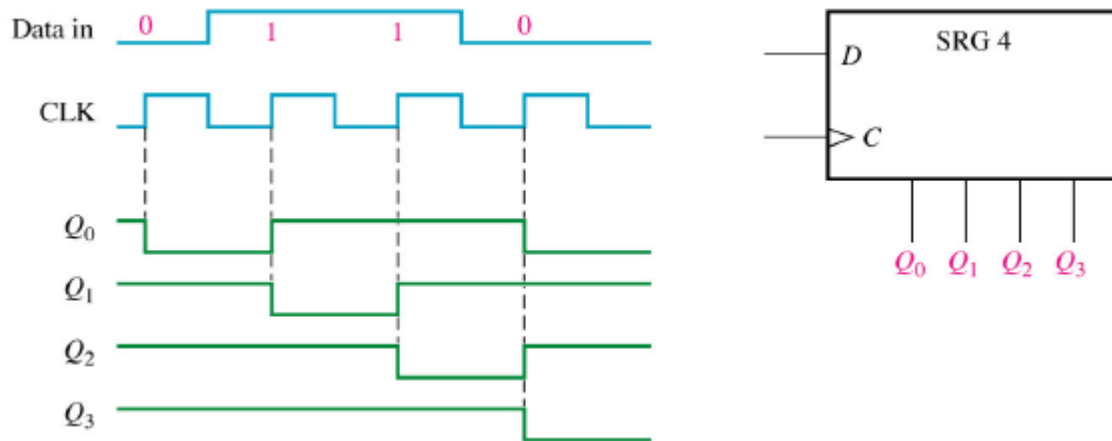
Örnek: 4 bitlik shift register devresine 0-1-1-0 bilgilerini yükleyip 2. kaydırma pulsindeki seri data çıkışının ne olduğunu bulunuz.

Shift Pulse	Q ₁	Q ₂	Q ₃	Q ₄
-	0	1	1	0
1	0	0	1	1
2	0	0	0	1

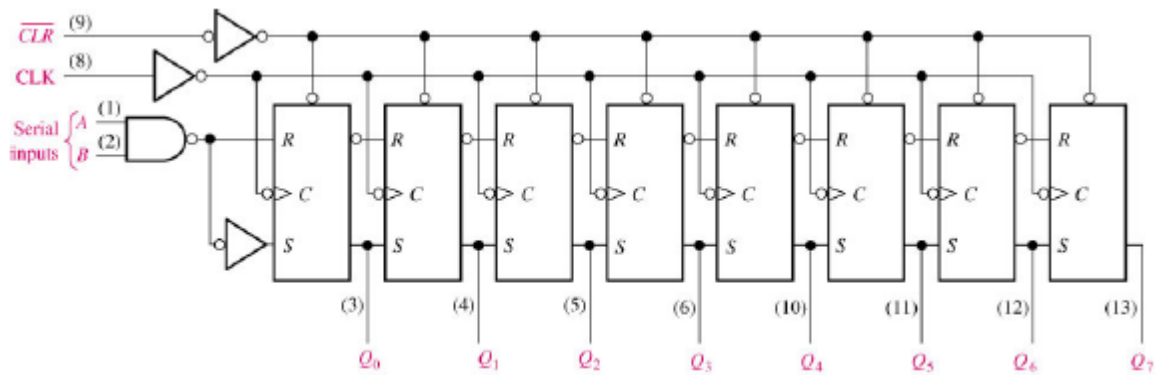
Örnek



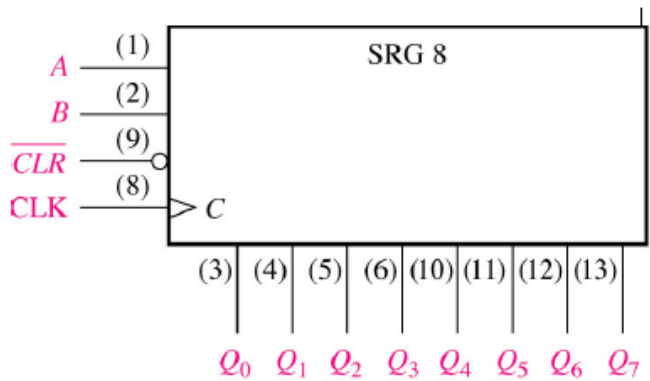
Örnek



74HC164 8-bit seri giriş/parallel çıkış shift register.



(a) Logic diagram



(b) Logic symbol

