



**TEKNOLOJİ FAKÜLTESİ
ELEKTRİK ELEKTRONİK MÜHENDİSLİĞİ**

**EET 217
SAYISAL ELEKTRONİK LAB-I**

DENEY FÖYÜ

İÇİNDEKİLER

Deney 1 SAYI SİSTEMLERİ	2
Deney 2 LOJİK KAPILAR (VE/VEYA/DEĞİL)	7
Deney 3 LOJİK KAPILAR (VE DEĞİL / VEYA DEĞİL / ÖZEL VEYA / ÖZEL VEYA DEĞİL)	14
Deney 4 ÖRNEK UYGULAMA	20
Deney 5 ÖRNEK UYGULAMA II	22
Deney 6 DECODER, MULTIPLEXER VE DEMULTIPLEXER	23
Deney 7 7 SEGMENT VE DOTMATRİKS DISPLAY' LER	29
Deney 8 ARİTMETİK DEVRELER - KARŞILAŞTIRICI	35
Deney 9 ARİTMETİK DEVRELER - TAM TOPLAYICI	37
Deney 10 ARİTMETİK DEVRELER - ALU	39

EET 217 SAYISAL ELEKTRONİK LAB - I

DENEY NO : 1

DENEYİN ADI : SAYI SİSTEMLERİ

Sayı Sistemleri

Günlük hayatta onluk sayı sistemi kullanılmaktadır. Bu bölümde ise dijital elektronikte kullanılan ikili (Binary), Sekizlik (Octal), Onaltılık (Hexadesimal) sayı sistemleri açıklanacaktır.

Onluk Sistemleri

(0,1,2,3,4,5,6,7,8,9) rakamlarının kullanıldığı sayı sistemidir. Her sayı sistemi bir digit, rakam, bit olarak ifade edilir.

İkili Sayı Sistemleri

Dijital elektronikte en çok kullanılan sayı sistemidir. Sayı değeri oluşturmada 0 -1 rakamları kullanılır. Bunun nedeni elektronik devrelerinin çoğunu iki konumlu olarak çalıştırmak mümkün olmasıdır. “Gerilim vardır ya da yoktur”; “anahtar açıktır ya da kapalıdır”; “transistör iletimdedir ya da kesimdedir” gibi kesin iki konum vardır.. İkili (binary) sayı sisteminde “0” yokluğu ya da belli bir değere göre düşük değeri (LOW) ; “1” ise varlığı ya da yüksek değeri temsil etmektedir. Bu sayı sistemi kullanılarak tasarlanan sistemler basit ve güvenilir bir başka deyişle hata oranı en az seviyeye indirilmiş sistemlerdir. Yalnızca iki gerilim değişkeni kullanarak çalışan cihaz üretmek, on farklı gerilim durumu ile çalışan cihaz üretmekten daha kolaydır.

İkili sayı sistemlerinde taban 2’dir. 4 bitlik binary sayıda bit ağırlıkları: 2³ 2² , 2¹, 2⁰; 5 bitlik ikili tabanda ise : 2⁴, 2³, 2², 2¹, 2⁰ . Bu sayı ağırlıklarında, bit ağırlığının en küçük olduğu bite “En Küçük Değerlikli Bit” (Least Significant Bit-LSB) , bit ağırlığının en yüksek olduğu bit ise “En Büyük Değerlikli Bit” (Most Significant Bit -MSB) denir.

5 Bitlik Sayı: (1 1 0 1 1)₂

MSB LSB

Sekizlik (Oktal) Sayı Sistemi :

0,1,2,3,4,5,6,7 sayılarını kullanan sayı sistemidir. 8 değişik durum vardır ve tabanı 8 dir.

Örnek:

$$(64)_8 : 6 \times 8^1 + 4 \times 8^0 = 52$$

$$(64)_{10} : 1 \times 8^2 + 0 \times 8^1 + 0 \times 8^0$$

Onaltılık (Hexadecimal) Sayı Sistemi :

Onluk sayı sistemindeki rakamlar (0,1,2,3,4,5,6,7,8,9) ve A, B, C, D, E, F harfleri ile sembolize edilir.

Onluk Sayılar	İkilik Tabanda	Onaltılık Tabanda
0	0000	0
1	0001	1
2	0010	2
3	0011	3
4	0100	4
5	0101	5
6	0110	6
7	0111	7
8	1000	8
9	1001	9
10	1010	A
11	1011	B
12	1100	C
13	1101	D
14	1110	E
15	1111	F

Tablo 1 - Onluk, İkilik ve Onaltılık Tabanda Sayıların Karşılıkları

KODLAR

Dijital elektronikte yapılan işlemleri kolaylaştırmak ve hata oranı azaltmak amacı ile kodlar kullanılır. Dijital sistemlerde kullanılması gereken en uygun üniteler, iki çalışma durumu bulunan elektronik devrelerle yapılan elektronik devrelerdir. Günlük hayatımızda en çok kullanılan sistemler onluk sistemdir. Bu nedenle bilgisayar verilerinin onluk sistemde olması gerekmektedir. Bundan başka bilginin gösterilmesinde ya da transferinde ikili olmayan bir sistemin tercih edilmesine neden olan, genellikle çok fazla fiziksel sınırlamaların varlığıdır. Bu sınırların aşılmasında kodların önemi büyüktür.

BCD Kod (Binary Coded Decimal – İkili Kodlu Onluk Kod)

Bu kod sistemi ikilik sayıların onluk sayılara çevrilmesinde kullanılan en basit kod sistemidir. Bu kod sisteminde verilen onluk sayının her bir rakamının ikilik karşılığı bulunur. Bulunan 4 bitlik ikilik sayılar yan yana yazılarak, verilen onluk sayının BCD kodunda ikili sayılarla ifade edilen karşılığı elde edilir.

Örnek :

Onluk = 9
BCD = 1001

Onluk = 1 0
BCD = 0001 0000

Onluk = 7 2 3
BCD = 0111 0010 0011

<i>Onluk Tabanda</i>	<i>BCD</i>	<i>Onluk Tabanda</i>	<i>BCD</i>
0	0000	10	0001 0000
1	0001	11	0001 0001
2	0010	12	0001 0010
3	0011	13	0001 0011
4	0100	14	0001 0100
5	0101	15	0001 0101
6	0110	16	0001 0110
7	0111	17	0001 0111
8	1000	18	0001 1000
9	1001	19	0001 1001

Tablo 2 - Onluk Tabandaki Sayıları BCD Karşılıkları

Oktal Kod :

Bu kod sistemi sekizlik sayılar, 3 bitlik sayılarla ifade edilirler. Bu kod sistemi dijital sistemlerde giriş ve çıkış uygulamasında kullanılmaktadır.

Örnek :

4 2 4 3 7 1 0 5
100 010 100 011 111 001 000 101

<i>Onluk Tabanda</i>	<i>Oktal Kod</i>
0	000
1	001
2	010
3	011
4	100
5	101
6	110
7	111

Tablo 3 - Onluk Tabandaki Sayılar Oktal Kod Karşılıkları

Oktal kod ile sekizlik tabanda sayının onluk tabanda karşılığı kolayca bulunabilir.

Örnek :

$$(46)_8 = (100 \ 110)_2 = (1 \times 32 + 0 \times 16 + 0 \times 8 + 1 \times 4 + 1 \times 2 + 0 \times 0)_{10} = (38)_{10}$$

Hexadesimal Kodu

Bu kod sisteminde onaltılık tabandaki sayılar, 4 bitlik ikilik tabanda sayılar ile ifade edilir. Bu kod sistemi de oktal kod gibi dijital sistemlerde giriş ve çıkış bilgilerinin kodlanmasında kullanılır.

Örnek :

9 3 E F
1001 0011 1110 1111

<i>Sayı</i>	<i>Hexadesimal Kodu</i>	<i>Sayı</i>	<i>Hexadecimal Kodu</i>
0	0000	8	1000
1	0001	9	1001
2	0010	A	1010
3	0011	B	1011
4	0100	C	1100
5	0101	D	1101
6	0110	E	1110
7	0111	F	1111

Tablo 4 - Hexadesimal Kodlu Sayı tablosu

Hexadesimal kodu ile onaltılık tabandaki sayının ikilik, sekizlik ve onluk tabandaki karşılığı kolaylıkla bulunabilir.

Örnek :

$$(4B)_{16} = (0100\ 1011)_2$$

$$(01001011)_2 = (0 \times 128 + 1 \times 64 + 0 \times 32 + 0 \times 16 + 1 \times 8 + 0 \times 4 + 1 \times 2 + 1 \times 1)_{10} = (75)_{10}$$

3 Fazlalık Kodu :

3 fazlalık kodu, BCD kodlarının her birine 3 ün ikilik tabanda karşılığı olan $(0011)_2$ sayısının eklenmesi ile elde edilir.

<i>Decimal</i>	<i>BCD</i>	<i>Fazlalık</i>
0	0000	0011
1	0001	0100
2	0010	0101
3	0011	0110
4	0100	0111
5	0101	1000
6	0110	1001
7	0111	1010
8	1000	1011
9	1001	1100

Tablo 5 - BCD ve Üç Fazlalık Kod Tablosu

Hata Düzeltme (Parity) Kodu :

Dijital Sinyallerin iletilmesinde hat üzerindeki olumsuz etkilerden dolayı sinyalde bir takım bozulmalar oluşabilir. Bu bozulmalar bazı sistemlerde engellenemez fakat en aza indirilmelidir. Bu nedenle bozulan sinyalin telafisi ve gönderilmek istenen bilginin doğru algılanması için hata kontrol kodları geliştirilmiştir. Parity Kodunda 4 bitlik BCD kodunun yanına bir hata kontrol biti (Party biti) eklenmiştir. Eklenen bu bitin iki çeşidi vardır.

Çift Pariti biti: Gönderilen BCD sayısındaki "1" bitlerinin adedi çift ise Parity biti "0" ; tek ise "1" dir.

Tek Pariti biti: Gönderilen BCD sayısındaki "1" bitlerinin adedi çift ise Parity biti "1" ; tek ise "0" dir.

<i>Onluk</i>	<i>BCD</i>	<i>Tek Parity</i>	<i>Onluk</i>	<i>BCD</i>	<i>Çift Parity</i>
0	0000	00001	0	0000	00000
1	0001	00010	1	0001	00011
2	0010	00100	2	0010	00101
3	0011	00111	3	0011	00110
4	0100	01000	4	0100	01001
5	0101	01011	5	0101	01010
6	0110	01101	6	0110	01100
7	0111	01110	7	0111	01111
8	1000	10000	8	1000	10001
9	1001	10010	9	1001	10010

Tablo 6 - Tek Parity ve Çift Parity Kodu

Gray Kodu

Bu kodda, kod bir sayıdan diğer bir sayıya ilerlerken sadece bir biti değişir.

<i>Desimal</i>	<i>Binary</i>	<i>Gray Kodu</i>	<i>Desimal</i>	<i>Binary</i>	<i>Gray Kodu</i>
0	0000	0000	8	1000	1100
1	0001	0001	9	1001	1101
2	0010	0011	10	1010	1111
3	0011	0010	11	1011	1110
4	0100	0110	12	1100	1010
5	0101	0111	13	1101	1011
6	0110	0101	14	1110	1001
7	0111	0100	15	1111	1000

Tablo 7 - BCD ve Gray Kodu Sayı Tablosu

Alfanümerik Kodlar

Hem harflerden hem de sayılardan oluşan kodlardır. Alfanümerik kodlar; dijital sistemlerde harf, sayı ve işaretlerle işlem yapılmasına olanak tanıyan standart kodlardır. İkiye ayrılır:

EBCDIC (Extended Binary Coded Decimal Interchange Code-Genişletilmiş BCD Değişim Kodu)

ASCII (American Standart Code for Information Interchange – Amerikan Standart Birliği Bilgi Değişim Kodu)

EET 217 SAYISAL ELEKTRONİK LAB - I

DENEY NO : 2

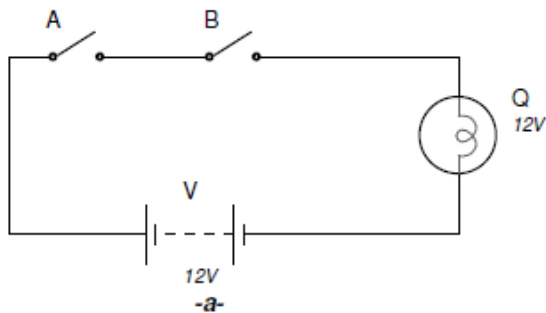
DENEYİN ADI : LOJİK KAPILAR (VE/VEYA/DEĞİL)

MANTIK KAPILARI

Mantık kapıları, dijital devrelerinin yapıtaşlarıdır. Kapı devreleri ikilik tabanda işlem yaparlar. Girişlerindeki "yüksek" seviye (HIGH) "1" olarak, "alçak" seviye (LOW) ise "0" olarak tanımlanır.

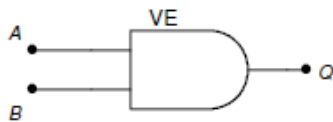
VE KAPISI (AND GATE)

Elektriksel eş değer devresinde görüldüğü gibi lambanın yanabilmesi için A ve B anahtarlarının kapalı durumda olması gerekir. Burada anahtarın kapalı durumu "1" seviyesi; açık konumu ise "0" seviyesi olarak tanımlanır. (A=1 ve B=1). AND kapısının girişlerinden herhangi biri "0" seviyesinde olduğunda da çıkış "0" seviyesinde kalacaktır. Her iki giriş "1" olduğunda çıkış (Q) seviyesi "1" seviyesine ulaşacaktır.



A	B	Q
0	0	0
0	1	0
1	0	0
1	1	1

-b-



-c-

$$Q = A.B$$

-d-

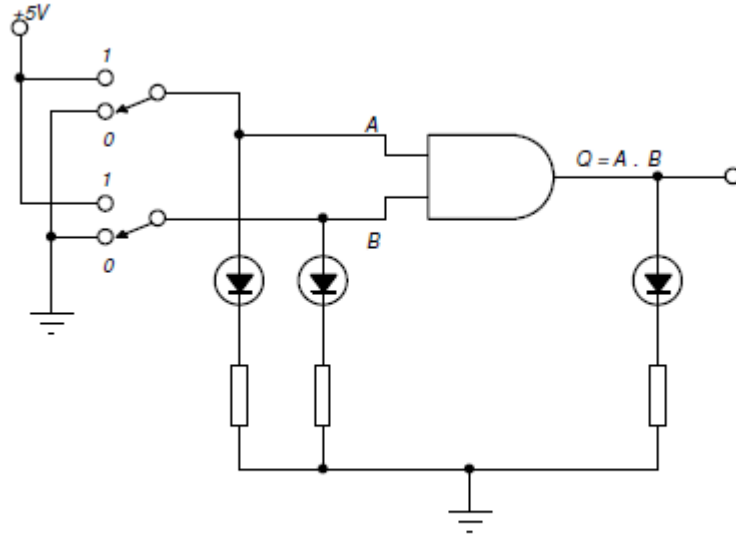
Şekil 1 - VE kapısı
a) Elektriksel Eş Değer Devresi b) Doğruluk Tablosu c) Sembolü
d) Boolean Eşitliği

Deneyin Yapılışı:

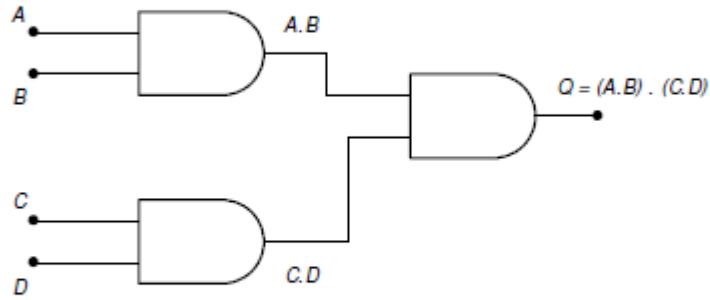
1. BL-3001 modülünü ana üniteye yerleştirin ve A bloğunu bulun.
2. Şekil 2 deki devreyi ($Q=A.B$ işlemi), ana üniteye LED' leri ve anahtarları kullanarak kurun. (Deney setindeki entegrelerin kararsız çalışmasını önlemek için entegre uçları boşta bırakılmamalıdır. TEMEL MANTIK MODÜLÜ' ndeki anahtarlar lojik anahtarlardır. Anahtar konumları GND ve +Vcc durumundadır. Bu şekilde entegre uçlarına direkt olarak "0" (GND) veya "1" (+Vcc) seviyesi uygulanabilmektedir. Tüm LED' lere de koruma dirençleri bağlı durumdadır. Devredeki dirençler temsili olarak gösterilmiştir. LED, bağlanmak istenilen yere LED dizinindeki

pinler yardımı ile doğrudan bağlanabilir. Aynı olarak GND veya +Vcc bağlanmasına gerek bulunmamaktadır.)

3. Doğruluk tablosundaki giriş değerlerini, anahtar yardımıyla AND kapısı girişine uygulayın.
4. Giriş değerlerine karşılık çıkıştaki değişimi gözlemleyin.
5. $Q = (A.B) . (C.D)$ işlemini gerçekleştirmek için Şekil 3 de gösterilen devrenin bağlantılarını kurun. Tablo 1 de verilen giriş değerlerine göre çıkıştaki seviyeleri tabloya yazın.



Şekil 2 - $Q = A.B$ İşlemi Devresi



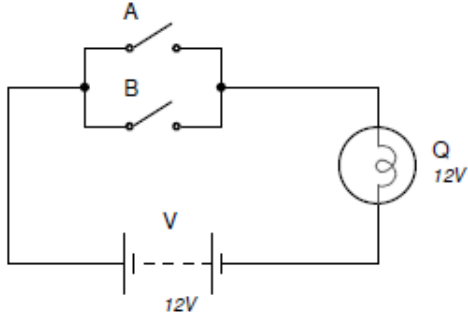
Şekil 3 - $Q = (A.B) . (C.D)$ İşlemi Devresi

A	B	C	D	Q
0	0	0	0	
0	0	0	1	
0	0	1	0	
0	0	1	1	
0	1	0	0	
0	1	0	1	
0	1	1	0	
0	1	1	1	
1	0	0	0	
1	0	0	1	
1	0	1	0	
1	0	1	1	
1	1	0	0	
1	1	0	1	
1	1	1	0	
1	1	1	1	

Tablo 1 - $Q = (A.B) . (C.D)$ İşlemi Devresi Doğruluk Tablosu

VEYA KAPISI (OR GATE)

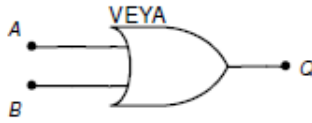
Girişlerinden herhangi biri "1" seviyesinde olduğunda çıkışını "1" seviyesine getiren kapıdır. Elektriksel eşdeğer devresinde de görüldüğü gibi 2 girişli bir OR kapısının girişleri birbirine paralel bağlanmış 2 anahtar olarak düşünülebilir. Entegrelerde ise bu anahtarlar yerine, anahtarlama görevi görecektir yarı iletken teknoloji kullanılır.



-a-

A	B	Q
0	0	0
0	1	1
1	0	1
1	1	1

-b-

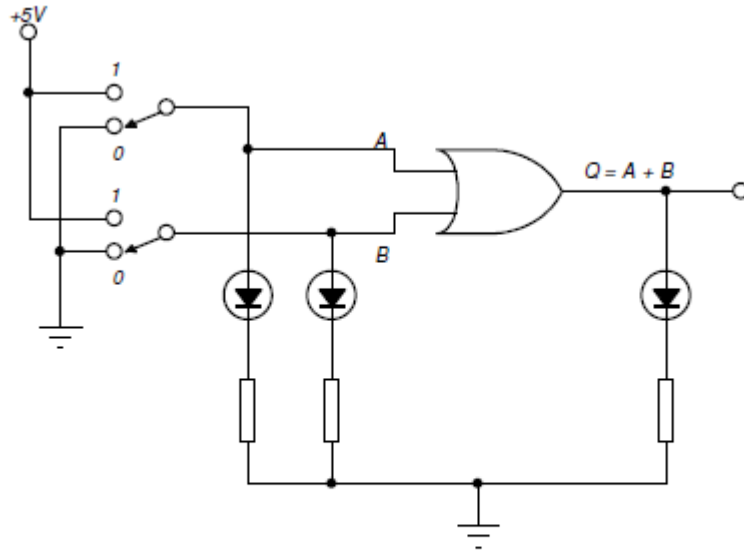


-c-

$$Q = A + B$$

-d-

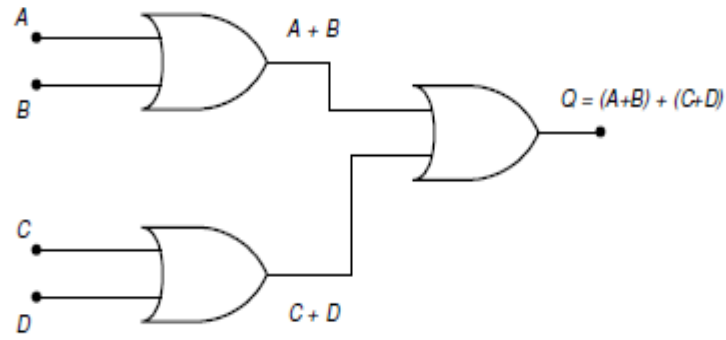
Şekil 4 - VEYA kapısı
a) Elektriksel Eş Değer Devresi b) Doğruluk Tablosu c) Sembolü
d) Boolean Eşitliği



Şekil 5 - VEYA ($Q = A + B$) İşlemi Devresi

Deneyin Yapılışı:

1. BL-3001 modülünü ana üniteye yerleştirin ve C bloğunu bulun.
2. Şekil 4 de gösterilen devreyi ana ünite üzerindeki LED' leri ve anahtarları kullanarak kurun.
3. Doğruluk tablosundaki giriş değerlerini, anahtarlar yardımıyla OR kapısı girişine uygulayın.
4. Giriş değerlerine karşılık çıkıştaki değişimi gözlemleyin.



Şekil 6 - $Q = (A+B) + (C+D)$ İşlemi Devresi

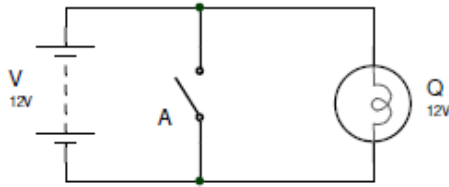
5. $Q=(A+B) + (C+D)$ işlemini gerçekleştirmek için Şekil 6 devreyi kurun. Tablodaki giriş değerlerine göre çıkıştaki seviyeleri tabloya yazın.
6. $(A+B) \cdot (C+D)$ ve $(A.B) + (B.C)$ işlemleri için gerekli devreyi kurun ve tablodaki giriş değerlerine göre çıkış değerlerini kaydedin.

A	B	C	D	Q
0	0	0	0	
0	0	0	1	
0	0	1	0	
0	0	1	1	
0	1	0	0	
0	1	0	1	
0	1	1	0	
0	1	1	1	
1	0	0	0	
1	0	0	1	
1	0	1	0	
1	0	1	1	
1	1	0	0	
1	1	0	1	
1	1	1	0	
1	1	1	1	

Tablo 2 - $Q = (A+B) + (C+D)$ İşlemi Devresi Doğruluk Tablosu

DEĞİL KAPISI (NOT GATE)

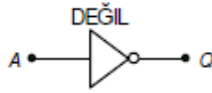
NOT kapısı evirici (Invertor) ya da Değilleyici olarak da adlandırılır. NOT kapısı girişindeki "1" veya "0" seviyesinin "değilini" çıkışta oluşturur. Girişte "1" seviyesi var ise kapı çıkışında "0" ; girişte "0" seviyesi var ise, çıkışta "1" seviyesi oluşur.



-a-

A	Q
0	1
1	0

-b-



-c-

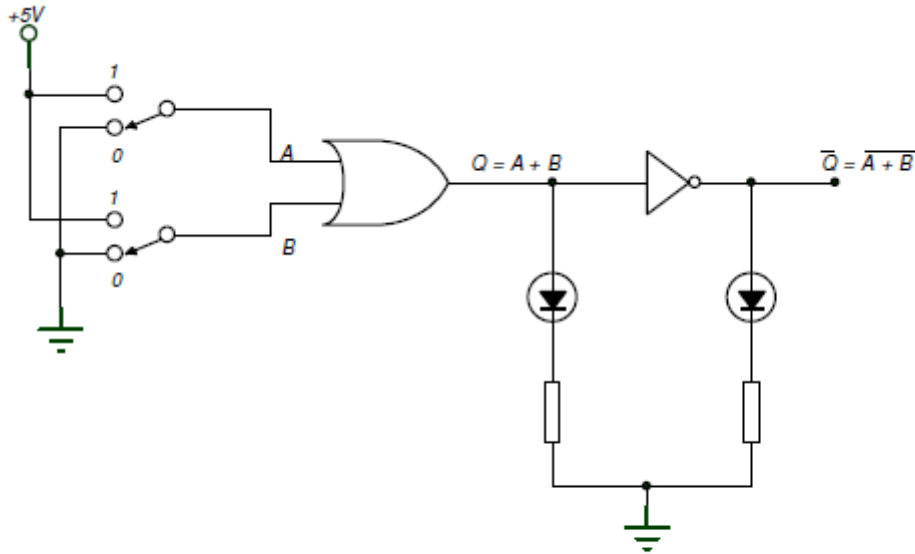
$$Q = \overline{A}$$

-d-

Şekil 7 - DEĞİL kapısı
a) Elektriksel Eş Değer Devresi b) Doğruluk Tablosu c) Sembolü
d) Matematiksel Boolean Eşitliği

Deneyin Yapılışı:

1. BL-3001 modülünü ana üniteye yerleştirin, C ve G bloklarını bulun.
2. Şekil 5 deki devrenin çıkışına NOT kapısı yerleştirerek tekrar kurun (Şekil 8)



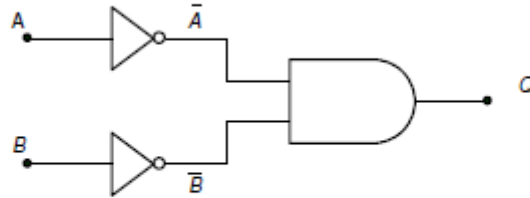
Şekil 8 DEĞİL Kapısı Devresi

3. Tablo 3 deki giriş değerlerini, anahtarlar yardımıyla devreye uygulayın. Q ve $\bar{Q}$ çıkışlarının lojik değerlerini kaydedin. LED' lerin durumunu kontrol edin.

A	B	Q	$\bar{Q}$
0	0		
0	1		
1	0		
1	1		

Tablo 3 - DEĞİL Kapısı Deneyi

4. Şekil 9 daki devreyi kurun. Q çıkışının eşitliğini bularak, lojik giriş değerlerinin olasılıklarına göre, çıkışı gözlemleyin.



Şekil 9 - DEĞİL Kapısı Deneyi

EET 217 SAYISAL ELEKTRONİK LAB - I

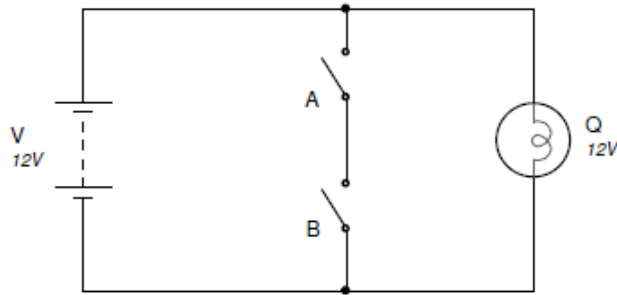
DENEY NO : 3

DENEYİN ADI : LOJİK KAPILAR (VE DEĞİL / VEYA DEĞİL / ÖZEL VEYA / ÖZEL VEYA DEĞİL)

MANTIK KAPILARI

VE DEĞİL KAPISI (NAND GATE)

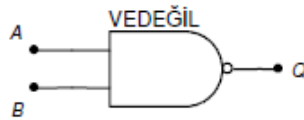
NAND kapısında, sadece A ve B girişlerinin, her ikisi de "1" (anahtarlar kapalı) olduğunda çıkış "0" seviyesinde olur. Diğer durumlarda çıkış "1" seviyesindedir.



-a-

A	B	Q
0	0	1
0	1	1
1	0	1
1	1	0

-b-



-c-

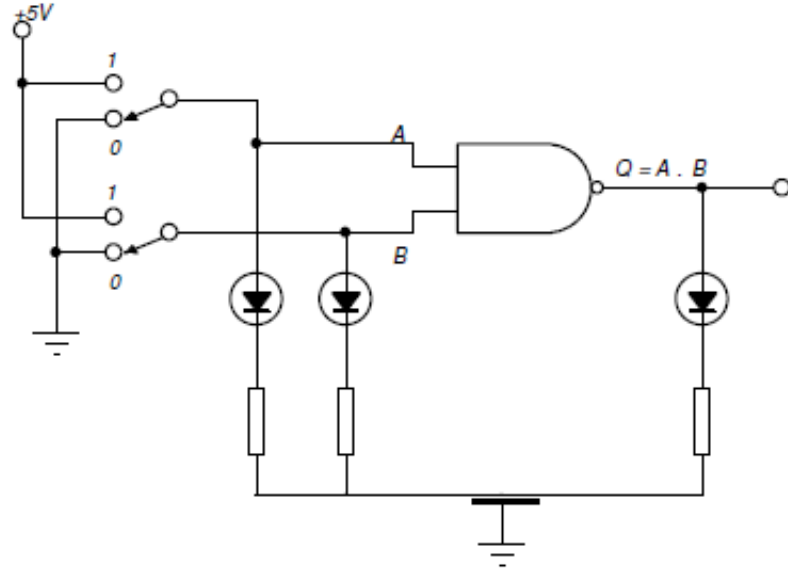
$$Q = \overline{A \cdot B}$$

-d-

Şekil 1 - VEDEĞİL kapısı
a) Elektriksel Eş Değer Devresi b) Doğruluk Tablosu c) Sembolü
d) Matematiksel Boolean Eşitliği

Deneyin Yapılışı:

1. BL-3001 modülünü ana üniteye yerleştirin ve B bloğunu bulun.
2. Şekil 2 deki devreyi ana üniteye LED' leri ve anahtarları kullanarak kurun.
3. Doğruluk tablosundaki giriş değerlerini, anahtarlar yardımıyla NAND kapısı girişine uygulayın.
4. Giriş değerlerine karşılık çıkıştaki değişimi gözlemleyin.
 $Q = (A \cdot B) + (C + D)$ eşitliğini sağlayan devreyi kurun, lojik giriş değerlerinin olasılıklarına göre çıkışı gözlemleyin.



Şekil 2 - VEDEĞİL Kapısı Devresi

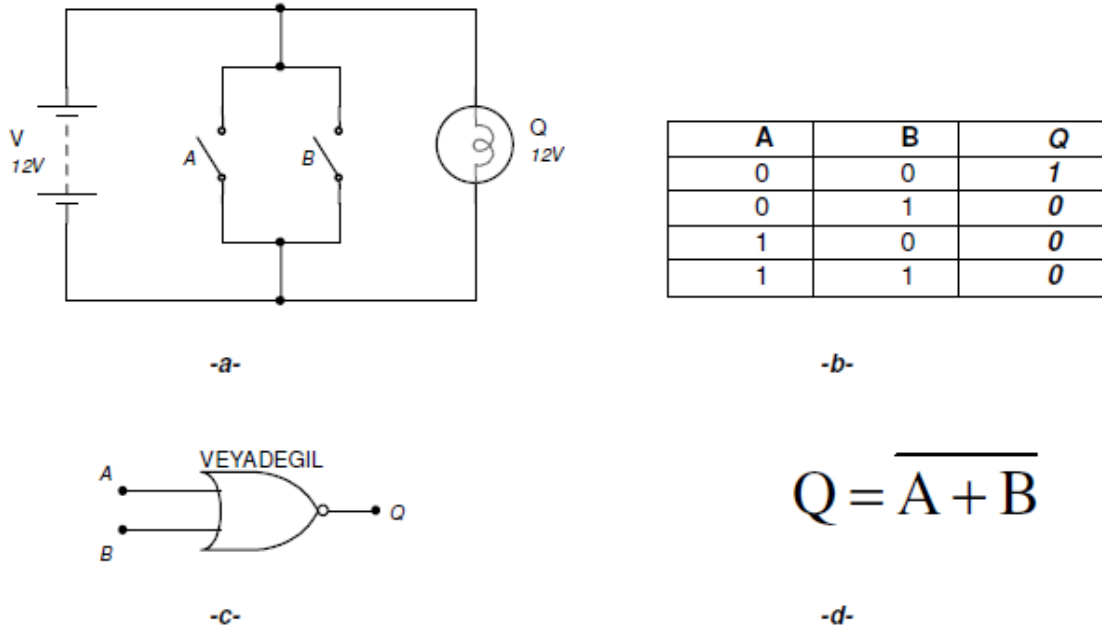
5. Sadece NAND kapıları ile OR kapısı tasarlayın.
6. $Q = (\overline{A} \cdot \overline{B})$ eşitliğini sağlayan devreyi kurunuz. TABLO 1' deki giriş değerlerine göre çıkış lojik seviyelerini tabloya kaydedin. Lojik eşitliğin hangi kapiya eşdeğer olduğunu inceleyin.

A	B	Q
0	0	
0	1	
1	0	
1	1	

Tablo 1 $Q = \overline{\overline{A} \cdot \overline{B}}$ Eşitliği İçin Giriş Değerleri

VEYA DEĞİL KAPISI (NOR GATE)

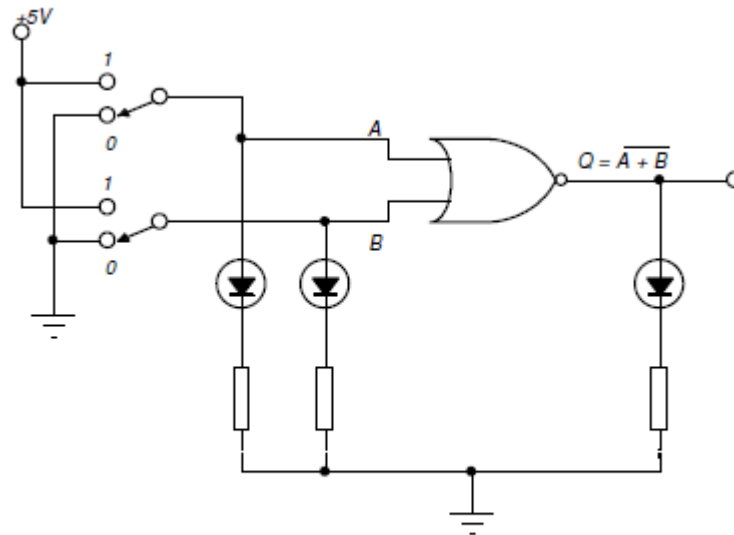
Bu kapının her iki girişi de "0" olduğu anda çıkış "1" olur. Diğer bütün durumlarda çıkış "0" dır. NOR kapısı OR kapısının tersleyici bağlanmış şekli olarak düşünülebilir.



Şekil 3 - VEYADEĞİL kapısı
a) Elektriksel Eş Değer Devresi b) Doğruluk Tablosu c) Sembolü
d) Matematiksel Boolean Eşitliği

Deneyin Yapılışı:

1. BL-3001 modülünü ana üniteye yerleştirin ve D bloğunu bulun.
2. Şekil 4 deki devreyi ana üniteye LED' leri ve anahtarları kullanarak kurun.



Şekil 4 - VEYADEĞİL ($Q = \overline{A + B}$) Kapısı Deneyi Devresi

3. Doğruluk tablosundaki giriş değerlerini, anahtarlar yardımıyla NOR kapısı girişine uygulayın.
4. Giriş değerlerine karşılık çıkıştaki değişimi gözlemleyin.

5. $Q = (A+B)'$ eşitliğini sağlayan devreyi kurunuz. TABLO 2 de verilen giriş değerlerine göre çıkış lojik seviyelerini tabloya kaydedin. Lojik eşitliğin hangi kapiya eşdeğer olduğunu inceleyin.

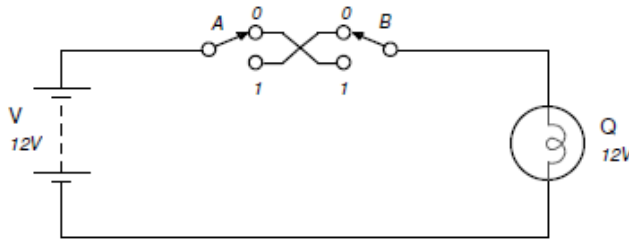
A	B	Q
0	0	
0	1	
1	0	
1	1	

Tablo 2 - $Q = \overline{A+B}$ Eşitliği İçin Giriş Değerleri

6. 2 girişli NOR kapıları kullanarak 3 girişli NOR kapısı tasarlayın.

ÖZEL VEYA KAPISI (EXOR (EXCLUSIVE OR) GATE)

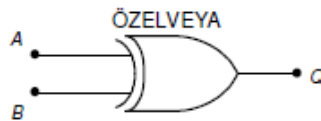
EXOR kapısının çalışma özelliği şu şekildedir. Giriş seviyeleri eşit olduğunda çıkış seviyesi "0", giriş seviyeleri farklı olduğunda ise çıkış seviyesi "1" olur.



A	B	Q
0	0	0
0	1	1
1	0	1
1	1	0

-a-

-b-



$$Q = A.\bar{B} + \bar{A}B$$

$$Q = A \oplus B$$

-c-

-d-

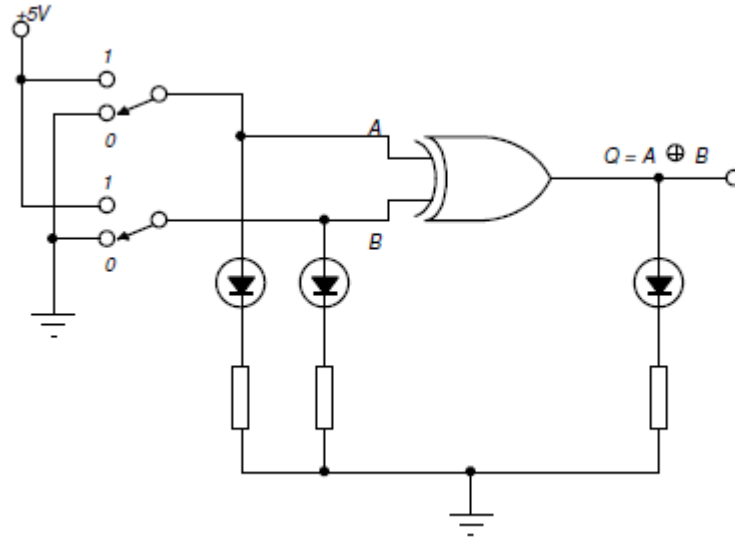
Şekil 5 ÖZEL VEYA kapısı

a) Elektriksel Eş Değer Devresi b) Doğruluk Tablosu c) Sembolü
d) Matematiksel Boolean Eşitliği

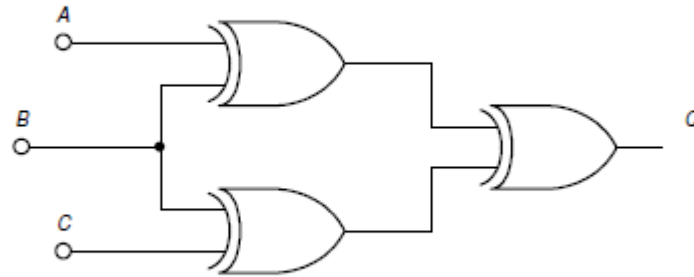
Deneyin Yapılışı:

1. BL-3001 modülünü ana üniteye yerleştirin ve E bloğunu bulun.
2. Şekil 6 daki devreyi ana üniteadaki LED' leri ve anahtarları kullanarak kurun.

3. Doğruluk tablosundaki giriş değerlerini, anahtarlar yardımıyla EXOR kapısı girişlerine uygulayın.



Şekil 6 - ÖZEL VEYA ($Q = A \oplus B$) Kapısı Deneyi Devresi



Şekil 7

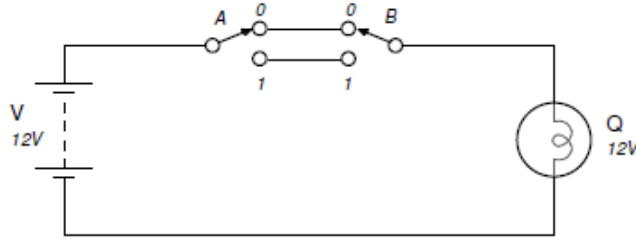
4. Giriş değerlerine karşılık çıkıştaki değişimi gözlemleyin.
 5. Şekil 7 da gösterilen devrenin lojik eşitliğini çıkarın. Devreyi kurun ve Tablo 3 deki giriş değerlerini uygulayın.
 6. Elde edilen çıkış değerlerini tabloya kaydedin.

0	1	0	
0	1	1	
1	0	0	
1	0	1	
1	1	0	
1	1	1	

Tablo 3 - Şekil 7. için Giriş Değerleri

ÖZEL VEYA DEĞİL KAPISI (EXNOR (EXCLUSIVE NOR) GATE)

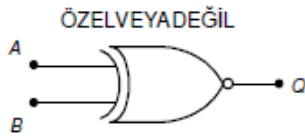
EXNOR kapısında, girişleri eşit olduğunda çıkış "1", girişlerinin farklı olduğunda ise çıkışı "1" olur.



A	B	Q
0	0	1
0	1	0
1	0	0
1	1	1

-a-

-b-



$$Q = \overline{A \cdot B} + \overline{\overline{A} \cdot \overline{B}}$$

$$Q = \overline{A \oplus B}$$

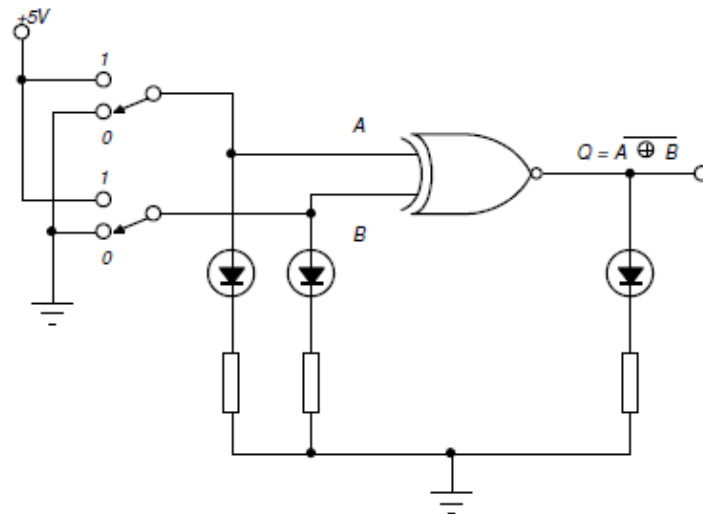
-c-

-d-

Şekil 8 – ÖZEL VEYADEĞİL kapısı
a) Elektriksel Eş Değer Devresi b) Doğruluk Tablosu c) Sembolü
d) Matematiksel Boolean Eşitliği

Deneyin Yapılışı:

1. BL-3001 modülünü ana üniteye yerleştirin ve F bloğunu bulun.
2. Şekil 9 deki devreyi ana üniteye LED' leri ve anahtarları kullanarak kurun.
3. Doğruluk tablosundaki giriş değerlerini, anahtarlar yardımıyla EXNOR kapısı girişine uygulayın.
4. Giriş değerlerine karşılık çıkıştaki değişimi gözlemleyin.



Şekil 9 - ÖZEL VEYA DEĞİL ($Q = \overline{A \oplus B}$) Kapısı Deneyi Devresi

EET 217 SAYISAL ELEKTRONİK LAB - I

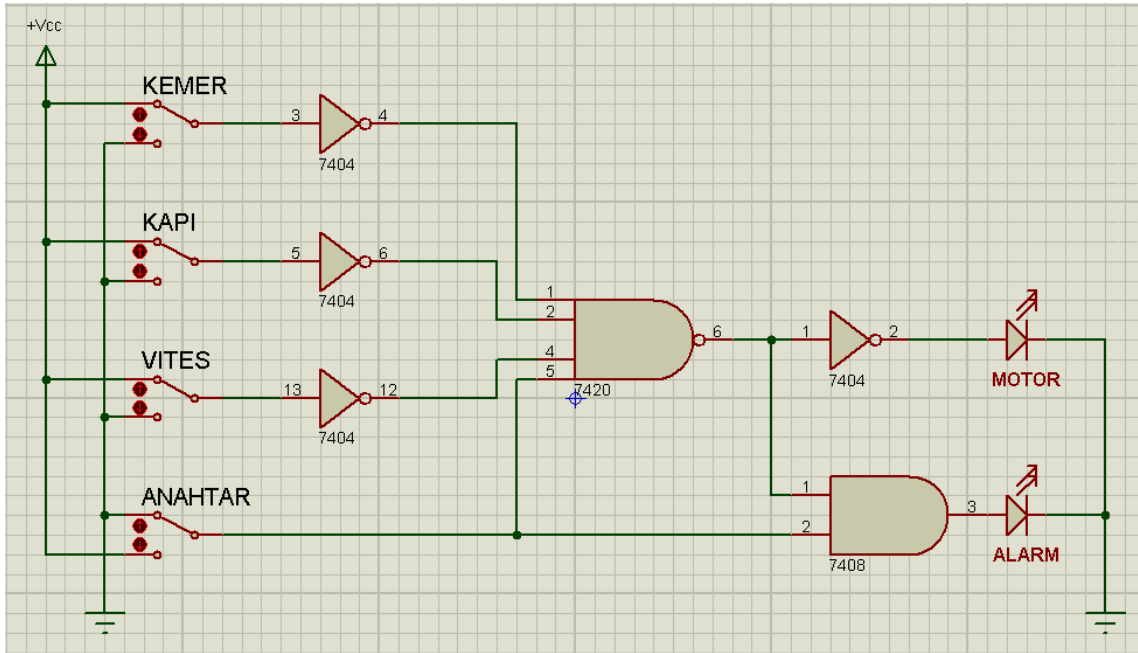
DENEY NO : 4

DENEYİN ADI : ÖRNEK UYGULAMA

Bu deney ile amaçlanan çeşitli mantık kapıları kullanarak bir otomobilin güvenli başlatma sisteminin BAŞLAMA veya ALARM kararını göstermek ve işleyişini doğrulamak.

Ön Hazırlık:

Bir otomobilin başlatma sistemindeki karar verme sürecini şu şekilde dile getirebiliriz. Eğer kapılar kapalıysa (A girişi = 0); vites "Park" konumundaysa (B girişi = 0); koltuk kemerleri bağlı ise (C girişi = 0) ve çalıştırma anahtarı çevrildiyse (D girişi = 1), motor çalışacaktır. Eğer bu dört şart yerine gelmemişse, bir alarm sadece anahtar çevrildiğinde çalacaktır. Başlatma şartları tüm girişlerin bir VE kapısına girileceğini ortaya koymaktadır. Dört girişli bir VE kapısı elimizde yoktur, bu nedenle bu mekanizma için bir VEDEĞİL kapısı kullanılacaktır. İkinci karar, yani tüm şartların karşılanmamasında anahtar çevrildiğinde zilin çalması hali bir başka VE gerektirecektir. Devre ile ilgili tartışmanın geri kalanı için aşağıdaki şekile bakın. Bu şekilden koltuk kemeri, kapı ve vites anahtarlarının kapanması halinde A, B, C' nin LO olduğunu ve anahtarın çevrilmesinin ise D' yi HI yaptığını görebiliriz. Bu nedenle, A, B ve C' yi ABCD veya X elde edebilmek için terslememiz gerekecektir. Daha sonra, çalıştırıcıyı başlatmak için X için gösterilen LO çıkışı da terslenmelidir. X olmadığı zaman bunun tamamlayıcı olan bir HI, iki girişli VE kapısının çıkışında mevcut olacaktır. Anahtar çevrildiği zaman iki girişli VE kapısında D sinyali de HI olacaktır. Bunun sonucu olan XD çıkışı da HI olacak ve zil çalışacaktır, tüm LO belirten dairelerin gerekli kapılama işlevini yapmak durumunda olduğunu gözleyin.



Deneyin Yapılışı:

1. Şekildeki devreyi bağlayın. Koltuk kemeri, kapı, vites ve anahtar düğmeleri A, B, C ve D' yi benzetimlemek için anahtarları kullanın. LED göstergeyi MOTOR ve ALARM durumlarında 1 göstermek üzere kullanın. 7400 seri numaraları ile belirtilen kapıları kullanın.
2. Eğiticiye güç verin.
3. Anahtarları kullanarak çizelgeyi tanımlayın.

GİRİŞLER				ÇIKIŞLAR	
KEMER	KAPI	VİTES	ANAHTAR	MOTOR	ALARM
$\bar{A}$	$\bar{B}$	$\bar{C}$	$\bar{D}$		
0	0	0	0		
0	0	0	1		
0	0	1	0		
0	0	1	1		
0	1	0	0		
0	1	0	1		
0	1	1	0		
0	1	1	1		
1	0	0	0		
1	0	0	1		
1	0	1	0		
1	0	1	1		
1	1	0	0		
1	1	0	1		
1	1	1	0		
1	1	1	1		

EET 217 SAYISAL ELEKTRONİK LAB - I

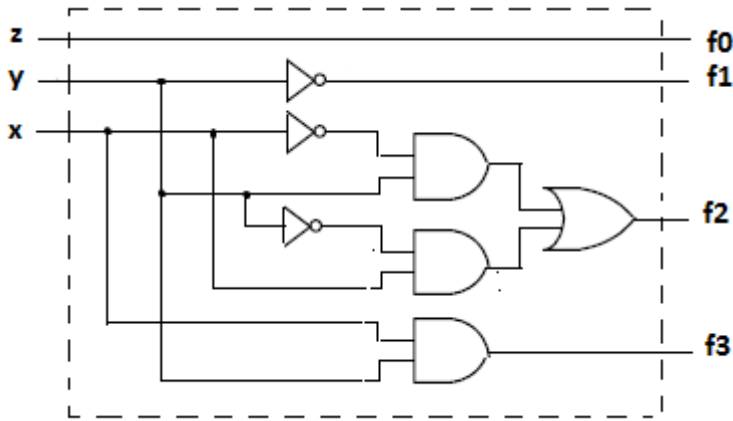
DENEY NO : 5

DENEYİN ADI : ÖRNEK UYGULAMA II

Girişine uygulanan üç bitlik sayıyı 2 ile toplayarak çıkışa aktaran aşağıdaki lojik devreyi tasarlayınız.

Deneyin Yapılışı:

1. BL-3001 modülünü ana üniteye yerleştirin.
2. A, C ve G bloklarını bulun.
3. Şekilde gösterilen devreyi kurun.



x	y	z	f3	f2	f1	f0
0	0	0	0	0	1	0
0	0	1	0	0	1	1
0	1	0	0	1	0	0
0	1	1	0	1	0	1
1	0	0	0	1	1	0
1	0	1	0	1	1	1
1	1	0	1	0	0	0
1	1	1	1	0	0	1

$$f0 = z$$

$$f1 = y^{-}$$

$$f2 = x^{-}y + xy^{-}$$

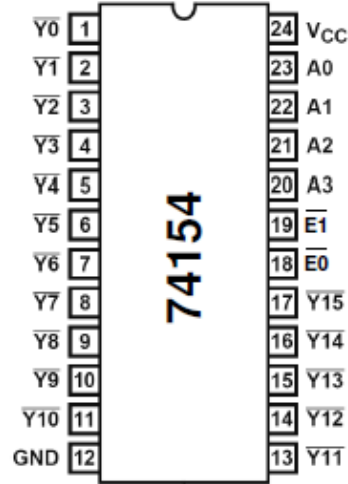
$$f3 = xy$$

EET 217 SAYISAL ELEKTRONİK LAB - I

DENEY NO : 6

DENEYİN ADI : DECODER, MULTIPLEXER VE DEMULTIPLEXER

4' den 16' ya DECODER/DEMULTIPLEXER:



Şekil 1 74154 entegresinin ayak yapısı

GİRİŞLER						ÇIKIŞLAR															
E0	E1	A3	A2	A1	A0	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7	Y8	Y9	Y10	Y11	Y12	Y13	Y14	Y15
L	L	L	L	L	L	L	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H
L	L	L	L	L	H	H	L	H	H	H	H	H	H	H	H	H	H	H	H	H	H
L	L	L	L	H	L	H	H	L	H	H	H	H	H	H	H	H	H	H	H	H	H
L	L	L	L	H	H	H	H	H	L	H	H	H	H	H	H	H	H	H	H	H	H
L	L	L	H	L	L	H	H	H	H	L	H	H	H	H	H	H	H	H	H	H	H
L	L	L	H	L	H	H	H	H	H	H	L	H	H	H	H	H	H	H	H	H	H
L	L	L	H	H	L	H	H	H	H	H	H	L	H	H	H	H	H	H	H	H	H
L	L	L	H	H	H	H	H	H	H	H	H	H	L	H	H	H	H	H	H	H	H
L	L	H	L	L	L	H	H	H	H	H	H	H	H	L	H	H	H	H	H	H	H
L	L	L	H	L	H	H	H	H	H	H	H	H	H	H	L	H	H	H	H	H	H
L	L	H	L	H	L	H	H	H	H	H	H	H	H	H	H	L	H	H	H	H	H
L	L	H	L	H	H	H	H	H	H	H	H	H	H	H	H	H	L	H	H	H	H
L	L	H	H	L	L	H	H	H	H	H	H	H	H	H	H	H	H	L	H	H	H
L	L	H	H	L	H	H	H	H	H	H	H	H	H	H	H	H	H	L	H	H	H
L	L	H	H	H	L	H	H	H	H	H	H	H	H	H	H	H	H	H	L	H	H
L	L	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	L	H
L	H	X	X	X	X	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H
H	L	X	X	X	X	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H
H	H	X	X	X	X	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H

Tablo 1 74154 entegresinin doğruluk tablosu

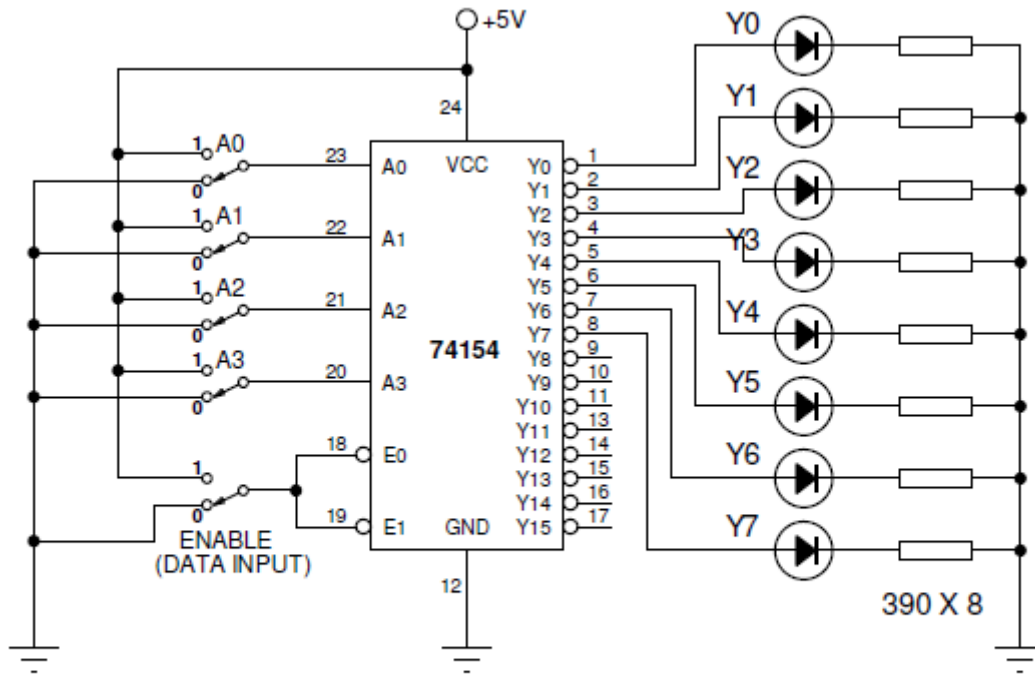
74154, hem DECODER (Kod Çözücü) hem de DEMULTIPLEXER (Veri Dağıtıcı) amaçlı kullanılabilir. $A_0...A_3$ seçme girişleri, $Y_0...Y_{15}$ çıkış uçları ve E_0, E_1 kontrol uçlarıdır.

DECODER amaçlı kullanmak için, E_0 ve E_1 kontrol uçlarına "L" uygulanır. Seçme girişlerinden uygulanan adresteki çıkış ucu "L" olurken diğer tüm çıkışlar "H" seviyededir.

DEMULTIPLEXER amaçlı kullanım için, E_0 ve E_1 kontrol uçları birleştirilerek DATA INPUT girişi olarak kullanılır. Seçme girişlerinden uygulanan adresteki çıkış ucuna, DATA INPUT girişinden uygulanacak "L" veya "H" seviyeli veri aktarılır. Diğer çıkış uçları ise "H" seviyede olacaktır.

Deneyin Yapılışı:

1. BL-3004 modülünü ana üniteye yerleştirin ve A bloğunu bulun.
2. Ana ünitedeki anahtar ve LED' leri kullanarak Şekil 2' deki devreyi kurun.



Şekil . 2 3' den 8' e DECODER/DEMULTIPLEXER devresi

3' den 8' e DECODER:

3. ENABLE anahtarı ile E_0 ve E_1 kontrol girişlerine "L" uygulayın. Bu şekilde devre DECODER olarak kullanılacaktır.
4. Çıkış LED sayısı 8 olduğu için, devreyi 3' den 8' e DECODER olarak kullanmak amacıyla A_3 seçme girişine "L" uygulayın.
5. A_0, A_1 ve A_2 seçme girişlerine tablo 2' deki adresleri sırayla girerek çıkışları gözlemleyin.
6. Tablo 2' yi gözlemlerinizi doğrultusunda doldurunuz.

ENABLE	A ₃	A ₂	A ₁	A ₀	Y ₀	Y ₁	Y ₂	Y ₃	Y ₄	Y ₅	Y ₆	Y ₇
L	L	L	L	L								
L	L	L	L	H								
L	L	L	H	L								
L	L	L	H	H								
L	L	H	L	L								
L	L	H	L	H								
L	L	H	H	L								
L	L	H	H	H								
H	X	X	X	X								

Tablo 2 3' den 8' e DECODER işlem tablosu

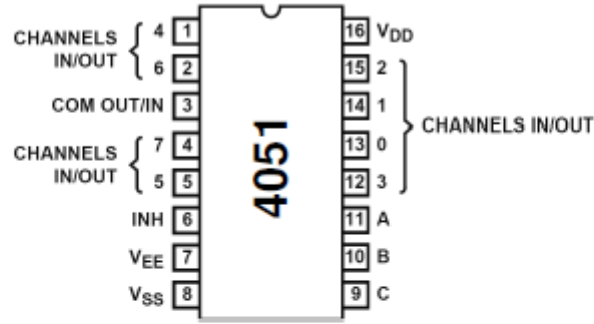
1' den 8' e DEMULTIPLEXER:

7. Çıkış LED sayısı 8 olduğu için, devreyi 1' den 8' e DEMULTIPLEXER olarak kullanmak amacıyla A₃ seçme girişine "L" uygulayın.
8. A₀, A₁ ve A₂ seçme uçlarına, girişteki verinin aktarılacağı çıkış adresini girin.
9. DATA INPUT anahtarı ile önceden seçilen çıkışa aktarılacak veriyi (L veya H) girin.
10. Tablo 3' ü gözlemlerinizi doğrultusunda doldurunuz.

A ₃	A ₂	A ₁	A ₀	VERİ GİRİŞİ	Y ₀	Y ₁	Y ₂	Y ₃	Y ₄	Y ₅	Y ₆	Y ₇
L	L	L	L	L								
L	L	L	L	H								
L	L	L	H	L								
L	L	L	H	H								
L	L	H	L	L								
L	L	H	L	H								
L	L	H	H	L								
L	L	H	H	H								
L	H	L	L	L								
L	H	L	L	H								
L	H	L	H	L								
L	H	L	H	H								
L	H	H	L	L								
L	H	H	L	H								
L	H	H	H	L								
L	H	H	H	H								

Tablo 3 1' den 8' e DEMULTIPLEXER işlem tablosu

ANALOG MULTIPLEXERER/DEMULTIPLEXERER



Şekil 3 4051 entegresinin ayak yapısı

GİRİŞ DURUMLARI				“ON” CHANNEL(S)
INHIBIT	C	B	A	
0	0	0	0	0
0	0	0	1	1
0	0	1	0	2
0	0	1	1	3
0	1	0	0	4
0	1	0	1	5
0	1	1	0	6
0	1	1	1	7
1	X	X	X	None

Tablo 4 4051 entegresinin doğruluk tablosu

4051, MULTIPLEXER (Veri Seçici) ve DEMULTIPLEXER (Veri Dağıtıcı) olarak kullanılabilir. Giriş olarak lojik seviye veya analog sinyal uygulanabilmektedir. V_{DD} besleme gerilimi çıkıştan alınacak analog sinyalin maksimum pozitif değerini ve V_{EE} besleme gerilimi çıkıştan alınacak analog sinyalin maksimum negatif değerini belirler. INHIBIT, kontrol ucu olup verinin çıkışa aktarılabilmesi için bu uç "L" seviyede olmalıdır. A, B ve C seçme girişleri olup MULTIPLEXER çalışmada ise girişteki verinin alınacağı çıkış ucunu seçmek için kullanılır.

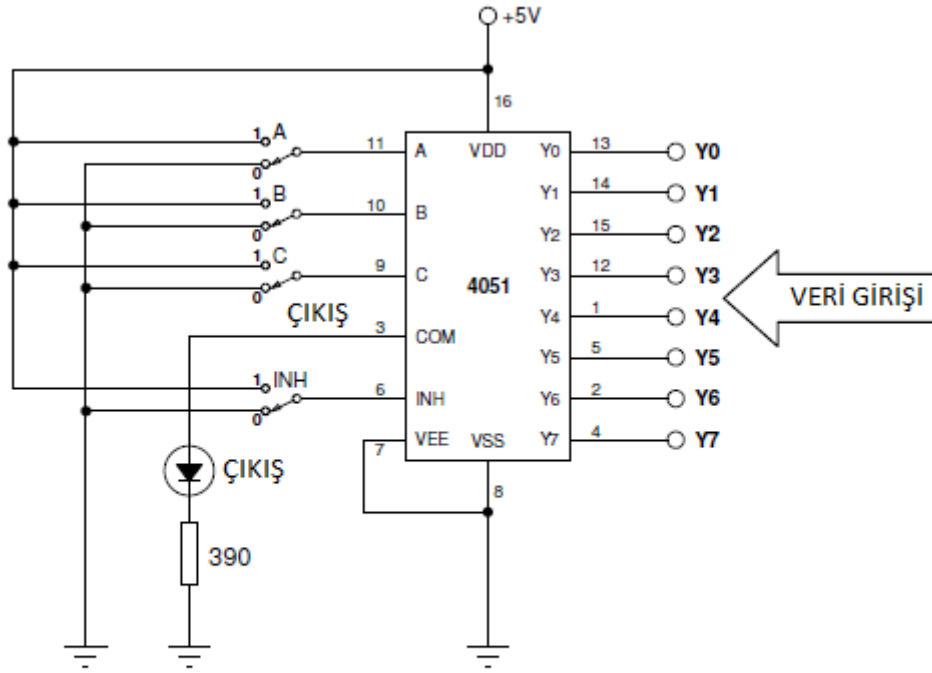
MULTIPLEXER çalışmasında, CHANNELS IN/OUT ($Y_0...Y_7$) uçları veri girişi ve COM OUT/IN ucu ise veri çıkışı için kullanılır. DEMULTIPLEXER çalışmasında ise, CHANNELS IN/OUT ($Y_0...Y_7$) uçları veri çıkışı ve COM IN/OUT ucu ise veri girişi için kullanılır.

Deneyin Yapılışı:

1. BL-3004 modülünü ana üniteye yerleştirin ve F bloğunu bulun.

8' den 1' e MULTIPLEXER:

2. Ana üniteadaki anahtar ve LED' leri de kullanarak Şekil 4' deki devreyi kurun.
3. INH anahtarını "0" konumuna alarak INHIBIT ucuna "L" seviye uygulayın.
4. A, B ve C anahtarları ile çıkıştan (COM) alınacak verinin girileceği ucun (Yo...Y7) adresini girin.
5. Seçme uçları ile adreslenen giriş ucuna ana üniteden 1 Hz' lik kare dalga sinyal uygulayıp, çıkışı gözlemleyin.
6. Tablo 5' i gözlemlerinizi doğrultusunda doldurunuz.

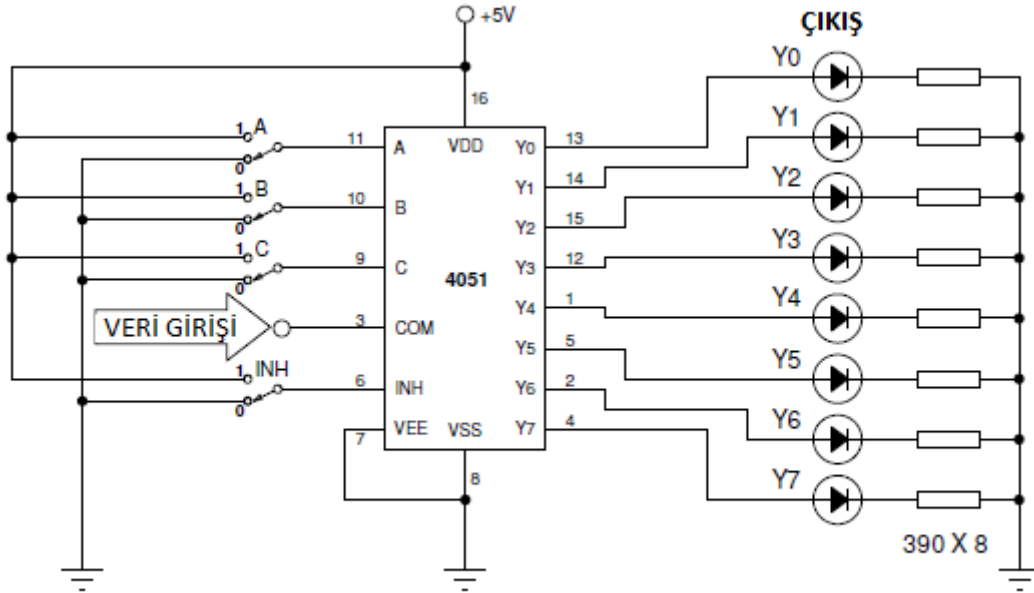
**Şekil 4 8' den 1' e MULTIPLEXER devresi**

INHIBIT	A	B	C	Y ₀	Y ₁	Y ₂	Y ₃	Y ₄	Y ₅	Y ₆	Y ₇	ÇIKIŞLAR
L	L	L	L		X	X	X	X	X	X	X	
L	L	L	H	X		X	X	X	X	X	X	
L	L	H	L	X	X		X	X	X	X	X	
L	L	H	H	X	X	X		X	X	X	X	
L	H	L	L	X	X	X	X		X	X	X	
L	H	L	H	X	X	X	X	X		X	X	
L	H	H	L	X	X	X	X	X	X		X	
L	H	H	H	X	X	X	X	X	X	X		
H	X	X	X	X	X	X	X	X	X	X	X	

Tablo 5 8' den 1' e MULTIPLEXER işlem tablosu

1' den 8' e DEMULTIPLEXER:

7. Ana ünite'deki anahtar ve LED' leri de kullanarak Şekil 5' deki devreyi kurun.
8. INH anahtarını "0" konumuna alarak INHIBIT ucuna "L" seviye uygulayın.
9. A, B ve C anahtarları ile girişteki (COM) verinin alınacağı çıkış ucunun (Y0...Y7) adresini girin.
10. Giriş ucuna ana ünite'den 1 Hz' lik kare dalga sinyal uygulayıp, seçme uçları ile adreslenen çıkış ucunu gözlemleyin.
11. Tablo 6' yı gözlemlerinizi doğrultusunda doldurunuz.



Şekil 5 1' den 8' e DEMULTIPLEXER devresi

INHIBIT	A	B	C	GİRİŞ	Y ₀	Y ₁	Y ₂	Y ₃	Y ₄	Y ₅	Y ₆	Y ₇
L	L	L	L									
L	L	L	H									
L	L	H	L									
L	L	H	H									
L	H	L	L									
L	H	L	H									
L	H	H	L									
L	H	H	H									
H	X	X	X									

Tablo 6 1' den 8' e DEMULTIPLEXER işlem tablosu

EET 217 SAYISAL ELEKTRONİK LAB - I

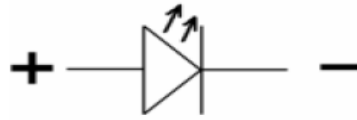
DENEY NO : 7

DENEYİN ADI : 7 SEGMENT VE DOTMATRİKS DISPLAY' LER

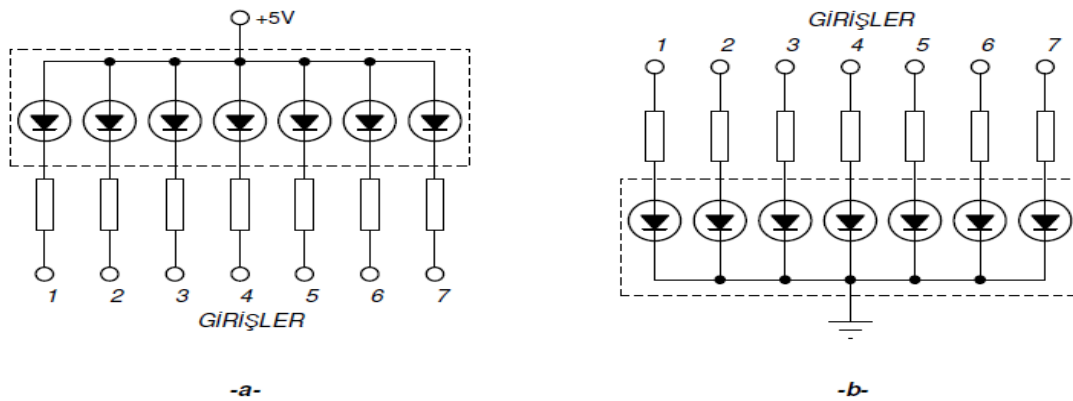
Dijital deneylerde, hem girişte hem de çıkışta "1" ve "0" seviyelerinin kolay görülebilmesi için ışıklı göstergelerin kullanılması deneyleri zevkli ve anlaşılır duruma getirir. TEMEL MANTIK DENEY SETİNDE, LED ve YEDİ-SEGMENT DISPLAY uygulamalarına ek olarak, 8x8 Dot Matriks Display ve "BUZZER" (Sesli uyarı uygulamaları için) uygulamaları için uygun giriş-çıkış birimleri bulunmaktadır.

LED (Işık Yayan Diyot - Light Emitted Diode):

Doğru polarizasyonda, yakın dalga boyunda ışık saçılımı yapan yarı iletken devre elemanıdır. Yapıldığı yarı iletken bileşimlerin kimyasal oranına ve türüne göre yakın dalga boyunun değişik tayflarında ışık verirler. LED' ler, Kırmızı, Sarı, Yeşil, Mavi gibi görünen ışık ve Kızılötesi (Infrared) ve Morötesi (Ultraviolet) gibi görünmeyen ışık kaynağı olarak kullanılabilir.



Şekil 1 LED Sembolü



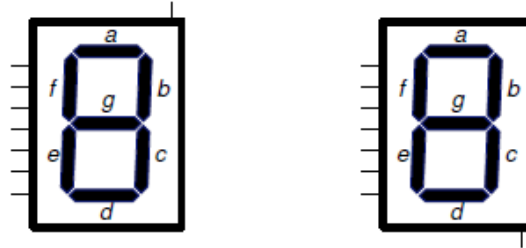
Şekil 2 - a- Ortak Anot LED Dizini

-b- Ortak Katot LED Dizini

Deney yapımını kolaylaştırmak için LED' lerin anot ve katotları birbirine bağlanmış ve ortak anotlara +5V ve ortak katoda ise GND bağlanmıştır.

Yedi Segment Display:

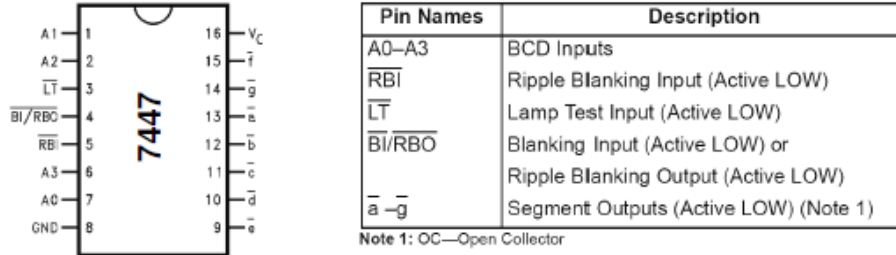
Yedi segment display, sıfırdan dokuza kadar sayıları ve alfabedeki harfleri görüntülemek için kullanılır. Bu gösterimi, uygun bir şekilde yerleştirilmiş yedi tane LED' in ışık vermesi ile gerçekleştirir. Buradaki her bir LED, bir segmenti meydana getirmektedir. LED' lerin katot ya da anotları birbirlerine bağlanır. Anotları ortak olana "ortak anot" ; katotları ortak olana ise "ortak katot" display adı verilir. Ortak anot displaylerde LED' lerin anotları birbirine bağlanmıştır. Segmentlerin ışık verebilmesi için ortak noktaya +5V (Lojik 1) uygulanır ve ilgili LED' in katoduna lojik "0" seviyesi uygulanır.



Ortak Anot

Ortak Katot

Şekil 3 7 Segment Display Sembolü

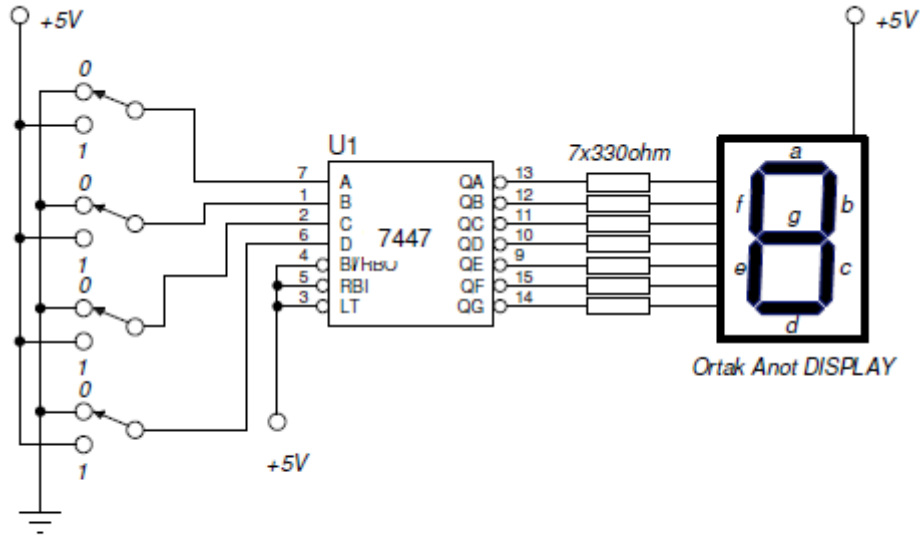


Şekil 4 7447-7BCD' den 7 Segment' e kod çözücü entegresi ayak yapısı ve pin isimleri

Ondalık İşlem	Girişler							Çıkışlar						
	$\overline{LT}$	$\overline{RBI}$	A3	A2	A1	A0	$\overline{BI/RBO}$	$\overline{a}$	$\overline{b}$	$\overline{c}$	$\overline{d}$	$\overline{e}$	$\overline{f}$	$\overline{g}$
0	H	H	L	L	L	L	H	L	L	L	L	L	L	H
1	H	X	L	L	L	H	H	H	L	L	H	H	H	H
2	H	X	L	L	H	L	H	L	L	H	L	L	H	L
3	H	X	L	L	H	H	H	L	L	L	L	H	H	L
4	H	X	L	H	L	L	H	H	L	L	H	H	L	L
5	H	X	L	H	L	H	H	L	H	L	L	H	L	L
6	H	X	L	H	H	L	H	H	H	L	L	L	L	L
7	H	X	L	H	H	H	H	L	L	L	H	H	H	H
8	H	X	H	L	L	L	H	L	L	L	L	L	L	L
9	H	X	H	L	L	H	H	L	L	L	H	H	L	L
10	H	X	H	L	H	L	H	H	H	H	L	L	H	L
11	H	X	H	L	H	H	H	H	H	L	L	H	H	L
12	H	X	H	H	L	L	H	H	L	H	H	H	L	L
13	H	X	H	H	L	H	H	L	H	H	L	H	L	L
14	H	X	H	H	H	L	H	H	H	H	L	L	L	L
15	H	X	H	H	H	H	H	H	H	H	H	H	H	H
$\overline{BI}$	X	X	X	X	X	X	L	H	H	H	H	H	H	H
$\overline{RBI}$	H	L	L	L	L	L	L	H	H	H	H	H	H	H
$\overline{LT}$	L	X	X	X	X	X	H	L	L	L	L	L	L	L



Şekil 5 7447 entegresinin doğruluk tablosu ve 7 segment display' de oluşan çıkış karakterleri



Şekil 6 Girişleri Lojik Anahtarlarla Belirlenmiş Display Devresi

7447' nin doğruluk tablosunda da görüldüğü gibi BCD girişler "H" aktif ve segment çıkışları "L" aktiftir. Şekil 6' daki devrede 7447 entegresinin giriş değerleri lojik anahtarlar ile seçilmekte ve bu girişlere karşılık üretilen kod display' de okunmaktadır.

7 segment display' i tuş takımı ile kontrol etmek amacıyla, 0-9 desimal sayılarının BCD karşılığını üreten ve öncelikli kodlayıcı entegresi olan 74147 kullanılır. Şekil 7' deki fonksiyon tablosundan görülebileceği gibi, entegrenin giriş uçları "L" aktif ve çıkışta üretilen BCD kod tümleyen şeklindedir. Tüm girişler birer direnç yardımıyla "H" seviyeye çekildiğinde, çıkışta "0" desimal sayısının BCD karşılığının tümleyenini üreten "HHHH" verisi üretilir. Öncelikli kodlayıcının en önemli özelliği ise, tuş takımında aynı anda birden fazla tuşa basıldığında, bunlardan öncelikli olanın BCD karşılığını çıkışta vermesidir. Bu öncelik, yine fonksiyon tablosundan anlaşılacağı üzere büyük olan giriş sayısına verilmektedir.

GİRİŞLER										ÇIKIŞLAR			
1	2	3	4	5	6	7	8	9		D	C	B	A
H	H	H	H	H	H	H	H	H	H	H	H	H	H
X	X	X	X	X	X	X	X	L	L	L	H	H	L
X	X	X	X	X	X	X	L	H	H	L	H	H	H
X	X	X	X	X	X	L	H	H	H	H	L	L	L
X	X	X	X	L	H	H	H	H	H	H	L	H	L
X	X	X	L	H	H	H	H	H	H	H	L	H	H
X	X	L	H	H	H	H	H	H	H	H	H	L	L
X	L	H	H	H	H	H	H	H	H	H	H	L	H
L	H	H	H	H	H	H	H	H	H	H	H	H	L

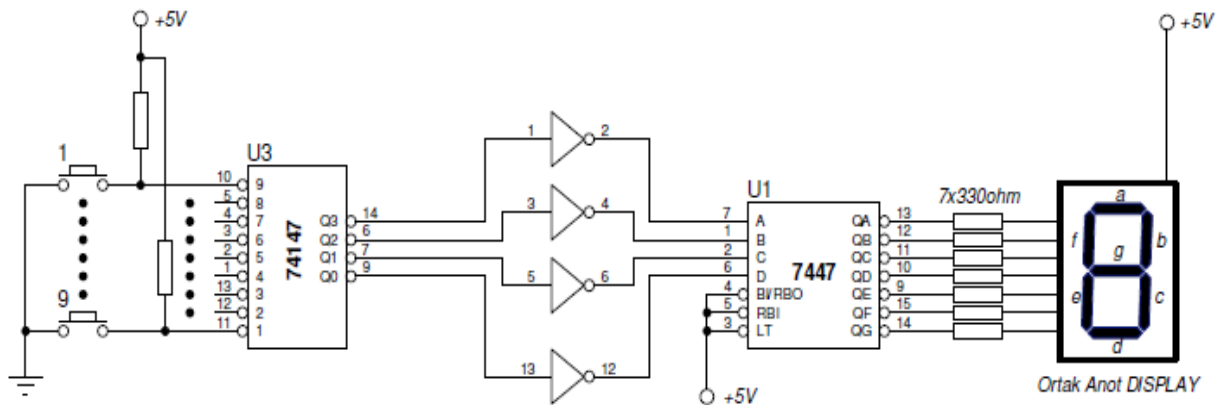
Şekil 7 74147 entegresinin ayak yapısı ve fonksiyon tablosu

7 segment displayde "0" rakamının gösterilmesi için, 7447 entegresinin girişlerine uygulanması gereken BCD kodu "LLLL" iken, "0" rakamına ait 74147 entegresinin çıkışında üretilen kod "HHHH" olmaktadır. Bu durumda yapılması gereken şey, 74147 entegresinin çıkışlarının tümleyenini alarak

7447 entegresinin girişlerine uygulamaktır. Bu amaçla 74147 entegresinin 4 çıkışına da birer adet "NOT" kapısı bağlanır. Şekil 8

Deneyin Yapılışı:

1. BL-3003 modülünü ana üniteye yerleştirin ve C bloğunu bulun.
2. Tuş takımında herhangi bir tuşa basılmadığı sürece, 7 segment display' de "0" karakterinin kodlandığını gözlemleyin.
3. Tuş takımından sırasıyla 1' den 9' a kadar olan tuşlara basıp, 7 segment display' de oluşan çıkış karakterlerini gözlemleyin.
4. Aynı anda birden fazla tuşa basarak, 7 segment display' de oluşan çıkış karakterlerini gözlemleyin.
5. Sonuçları gözlem tablosuna kaydedin.

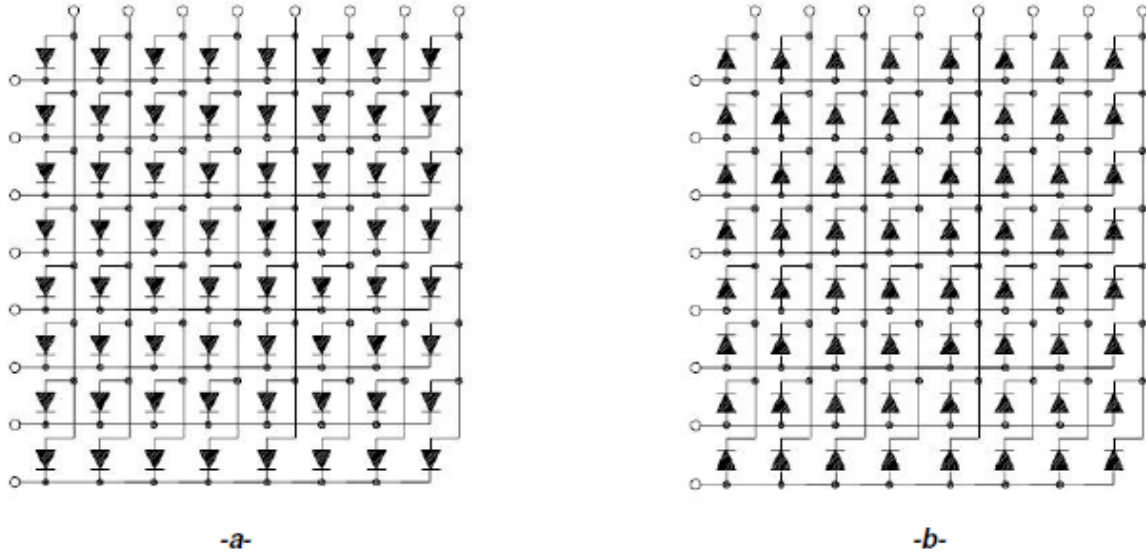


Şekil 8 Tuş takımı ile 7 segment display kontrol devresi

Basılı tuşlar	Çıkış karakteri (7 segment display' de)
Yok	
1	
2	
3	
4	
5	
6	
7	
8	
9	
1 ve 4	
3 ve 6	
5 ve 7	
8 ve 9	

DOT Matriks Display:

Dot Matriks Displayler, düşük çözünürlükte harf, sayı, grafik veya sembol gösterimi için kullanılır. Satır ve sütun halinde dizilmiş LED gruplarından oluşur. Satır ve sütundaki LED sayısı birbirlerinin çarpımı şeklinde ifade edilir. (8x8 ya da 5x8) Burada birinci sayı sütun sayısını, ikinci sayı ise satır sayısını ifade eder. Şekil 9' de Ortak Katot ve Anot Dot Matriks Display' lerin iç yapıları görülmektedir. Burada bir LED' in ışık vermesi için, LED' in bağlı olduğu satır ve sütuna uygun gerilim değerinin verilmesi gerekmektedir. Ortak anot displayde, aynı sütundaki LED' lerin anotları ortak katotda ise katodları birbirlerine bağlıdır.



Şekil 9 8x8 DOT Matriks Display İç Yapıları
a-Ortak Anot Display'in İç Yapısı b- Ortak Katod Display'in İç Yapısı

Her satır ve sütunda LED' lerin anot ve katotları birbirlerine bağlı olduğundan, gösterilecek bilgi tek seferde gönderilmesi tercih edilmez. Bunun yerine her sütundaki ya da satırdaki bilgi ayrı ayrı ve hızlı bir şekilde (gözün saniyedeki algılayabileceği görüntü karesinden fazla diğer bir ifade ile saniyenin yirmibeşte birinden daha hızlı) gönderilebilir. Tarama şeklinde yapılan bu yöntemle her sütuna bilgi farklı zamanlarda gönderilir. Bu zamanlar gözün algılamasından daha kısa olduğundan tüm sütun bilgilerine göre LED' lerin durumu görülebilir. Örneklenirse; Bir ortak katot displayde ters bir diküçgen gösterilecek olsun. (Işık veren LED "1" ve ışık yaymayan LED ise "0" olarak gösterilmiştir.) LED' lerin 1. satırda 11111111; 2. satırda 11111110; 3. satırda 11111100; 4. satırda 11111000; 5. satırda 11110000; 6. satırda 11100000; 7. satırda 11000000; 8. satırda 10000000 şeklinde LED' ler ışık vermektedir.

```

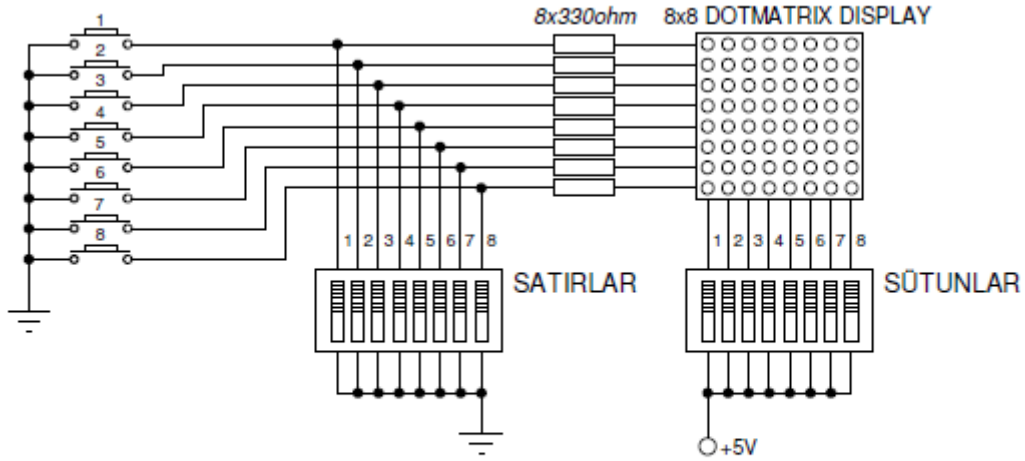
1. 11111111
2. 11111110
3. 11111100
4. 11111000
5. 11110000
6. 11100000
7. 11000000
8. 10000000

```

Burada birinci sütundan sekizinci sütuna bilgiler taranacak. İlk olarak 1. sütün aktif edilir. (0V uygulanır ve o sütüna ait 11111111 bilgisi gönderilir. Daha sonra 1. sütünun aktifliđi kaldırılır ve 2. sütün aktif edilir ve 2. sütüna ait bilgi olan 11111110 bilgisi gönderilir. 2. sütünun aktifliđi kaldırılır ve 3. sütün aktif edilir ve bilgisi olan 11111100 bilgisi gönderilir. Tarama olayı 8. sütüna kadar bu şekilde devam edilir. 8. sütünun da bilgisi gönderildikten sonra, tekrar 1. satırdan itibaren taramanın devam etmesi gerekmektedir.

Deneyin Yapılışı:

1. BL-3003 modülünü ana üniteye yerleştirin ve A blođunu bulun.
2. Tüm anahtarları açık duruma getiriniz. DOT Matriks Display' de herhangi bir noktanın aydınlanmadığını gözlemleyiniz.
3. Yanmasını istediđiniz noktanın sütün anahtarını +5V konumuna alınız. Bunun ardından o noktaya ait satır anahtarını GND konumuna alınız. (Bunun yerine ilgili satır butonuna da basabilirsiniz.) İstenilen noktaya ait LED' in yandıđını gözlemleyiniz.
4. Benzer işlemleri birden fazla nokta için yaparak, display üzerinde farklı noktalara ait LED' lerin aynı anda yanmasını sağlayınız.



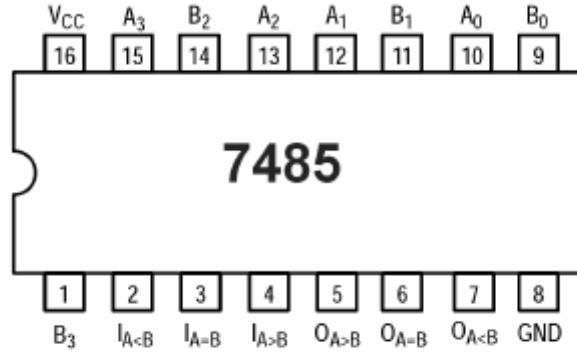
Şekil 10 8x8 DOT Matriks Display kontrol devresi

EET 217 SAYISAL ELEKTRONİK LAB - I

DENEY NO : 8

DENEYİN ADI : ARİTMETİK DEVRELER - KARŞILAŞTIRICI

4 BİT KARŞILAŞTIRICI (COMPARATOR)

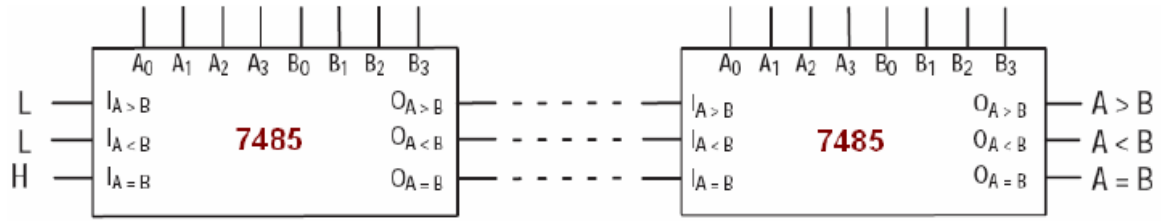


Şekil 1 7485 entegresinin ayak yapısı

KARŞILAŞTIRILACAK GİRİŞLER				KASKAD GİRİŞLER			GİRİŞLER		
A ₃ ,B ₃	A ₂ ,B ₂	A ₁ ,B ₁	A ₀ ,B ₀	I _{A>B}	I _{A<B}	I _{A=B}	O _{A>B}	O _{A<B}	O _{A=B}
A ₃ >B ₃	X	X	X	X	X	X	H	L	L
A ₃ <B ₃	X	X	X	X	X	X	L	H	L
A ₃ =B ₃	A ₂ >B ₂	X	X	X	X	X	H	L	L
A ₃ =B ₃	A ₂ <B ₂	X	X	X	X	X	L	H	L
A ₃ =B ₃	A ₂ =B ₂	A ₁ >B ₁	X	X	X	X	H	L	L
A ₃ =B ₃	A ₂ =B ₂	A ₁ <B ₁	X	X	X	X	L	H	L
A ₃ =B ₃	A ₂ =B ₂	A ₁ =B ₁	A ₀ >B ₀	X	X	X	H	L	L
A ₃ =B ₃	A ₂ =B ₂	A ₁ =B ₁	A ₀ <B ₀	X	X	X	L	H	L
A ₃ =B ₃	A ₂ =B ₂	A ₁ =B ₁	A ₀ =B ₀	H	L	L	H	L	L
A ₃ =B ₃	A ₂ =B ₂	A ₁ =B ₁	A ₀ =B ₀	L	H	L	L	H	L
A ₃ =B ₃	A ₂ =B ₂	A ₁ =B ₁	A ₀ =B ₀	X	X	H	L	L	H
A ₃ =B ₃	A ₂ =B ₂	A ₁ =B ₁	A ₀ =B ₀	H	H	L	L	L	L
A ₃ =B ₃	A ₂ =B ₂	A ₁ =B ₁	A ₀ =B ₀	L	L	L	H	H	L

Tablo 1 7485 entegresinin doğruluk tablosu

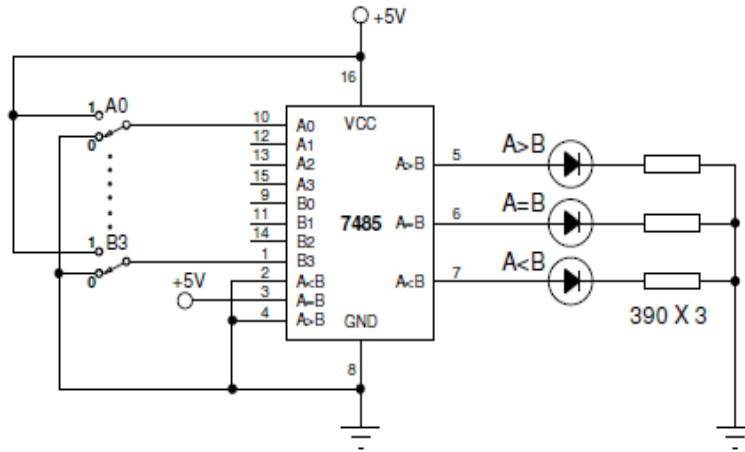
7485, 4' er bitlik iki binary sayıyı (A ve B sayıları) karşılaştırma özelliğine sahiptir. A>B, A<B ve A=B olmak üzere üç adet çıkışı bulunmaktadır. Birden fazla entegre kaskad girişleri kullanılarak ardışıl olarak bağlanıp, karşılaştırılacak sayıların bit adetleri artırılabilir (Şekil 2).



Şekil 2 Kaskad bağlantı ile bit sayısının artırılması

Deneyin Yapılışı:

1. BL-3004 modülünü ana üniteye yerleştirin ve C bloğunu bulun.
2. Ana üniteadaki anahtar ve LED'leri de kullanarak şekil 3' deki devreyi kurun.
3. Anahtarları kullanarak A ve B sayılarına farklı değerler verip, çıktıları gözlemleyiniz.
4. Tablo 2'yi gözlemleriniz doğrultusunda doldurunuz.



Şekil 3 4 bit karşılaştırmacı devresi

A ₃	A ₂	A ₁	A ₀	B ₃	B ₂	B ₁	B ₀	A>B	A=B	A<B
0	0	0	0	0	0	0	0			
1	X	X	X	0	X	X	X			
0	X	X	X	1	X	X	X			
A ₃ =B ₃	1	X	X	A ₃ =B ₃	0	X	X			
A ₃ =B ₃	0	X	X	A ₃ =B ₃	1	X	X			
A ₃ =B ₃	A ₂ =B ₂	1	X	A ₃ =B ₃	A ₂ =B ₂	0	X			
A ₃ =B ₃	A ₂ =B ₂	0	X	A ₃ =B ₃	A ₂ =B ₂	1	X			
A ₃ =B ₃	A ₂ =B ₂	A ₁ =B ₁	1	A ₃ =B ₃	A ₂ =B ₂	A ₁ =B ₁	0			
A ₃ =B ₃	A ₂ =B ₂	A ₁ =B ₁	0	A ₃ =B ₃	A ₂ =B ₂	A ₁ =B ₁	1			
1	1	1	1	1	1	1	1			

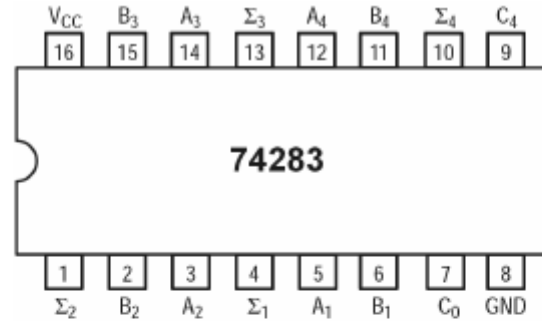
Tablo 2 4 bit karşılaştırmacı işlem tablosu

EET 217 SAYISAL ELEKTRONİK LAB - I

DENEY NO : 9

DENEYİN ADI : ARİTMETİK DEVRELER - TAM TOPLAYICI

4 BİT BINARY TAM TOPLAYICI (FULL ADDER)



Şekil 1 74283 entegresinin ayak yapısı

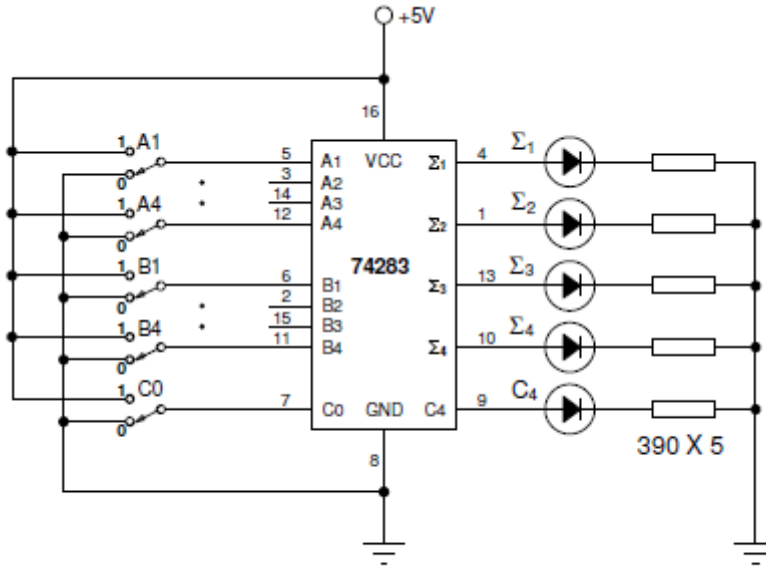
GİRİŞLER			ÇIKIŞLAR	
B _n	A _n	C _{n-1}	Σ _n	C _n
L	L	L	L	L
L	L	H	H	L
L	H	L	H	L
L	H	H	L	H
H	L	L	H	L
H	L	H	L	H
H	H	L	L	H
H	H	H	H	H

Tablo 1 74283 entegresinin doğruluk tablosu (1 bit için)

74283, 4' er bitlik iki binary sayıyı toplama özelliğine sahiptir. Harici elde girişi (C0) ve elde çıkışı (C4) mevcuttur.

Deneyin Yapılışı:

1. BL-3004 modülünü ana üniteye yerleştirin ve G bloğunu bulun.
2. Ana üniteadaki anahtar ve LED' leri de kullanarak şekil 2' deki devreyi kurun.
3. Anahtarları kullanarak A ve B sayılarına farklı değerler verip, çıkışları gözlemleyiniz.
4. Tablo 2' ü gözlemleriniz doğrultusunda doldurunuz.



Şekil 2 4 bit binary tam toplayıcı devresi

B ₄	B ₃	B ₂	B ₁	A ₄	A ₃	A ₂	A ₁	C ₀	C ₄	Σ ₄	Σ ₃	Σ ₂	Σ ₁
0	0	0	0	0	0	0	0	0					
0	0	0	1	0	0	0	1	0					
1	0	1	0	0	1	0	0	0					
0	1	0	1	1	0	1	1	0					
1	1	1	0	1	0	0	0	1					
0	1	1	0	1	1	0	0	1					
0	0	1	1	1	0	0	1	0					
1	1	1	1	1	1	1	1	0					
1	1	1	1	1	1	1	1	1					

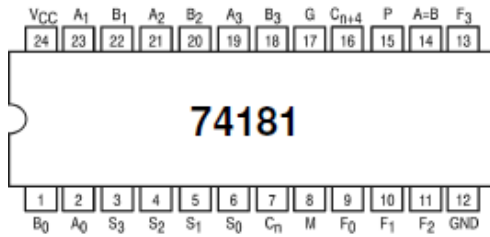
Tablo 2. 4 bit tam toplayıcı işlem tablosu

EET 217 SAYISAL ELEKTRONİK LAB - I

DENEY NO : 10

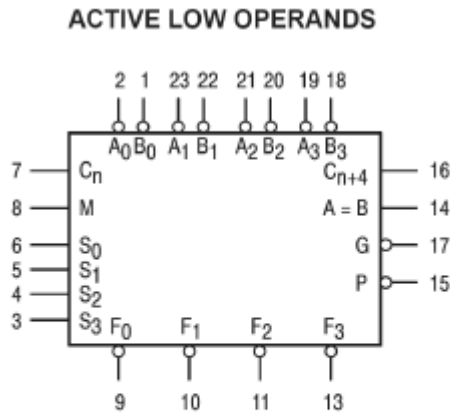
DENEYİN ADI : ARİTMETİK DEVRELER - ALU

4 BİT ALU (ARITHMETIC LOGIC UNIT-ARİTMETİK MANTIK BİRİMİ)

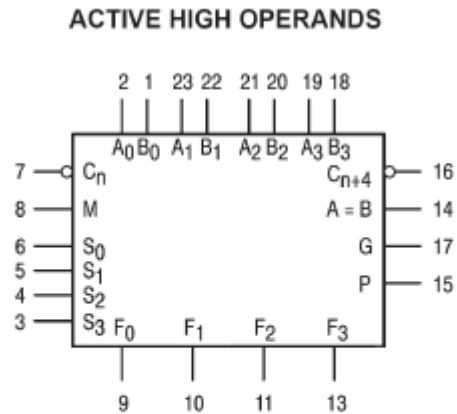


Pin Names	Description
$\bar{A}0-\bar{A}3$	Operand Inputs (Active LOW)
$\bar{B}0-\bar{B}3$	Operand Inputs (Active LOW)
$S0-S3$	Function Select Inputs
M	Mode Control Input
C_n	Carry Input
$\bar{F}0-\bar{F}3$	Function Outputs (Active LOW)
A = B	Comparator Output
$\bar{G}$	Carry Generate Output (Active LOW)
$\bar{P}$	Carry Propagate Output (Active LOW)
C_{n+4}	Carry Output

Şekil 1 74181 entegresinin ayak yapısı ve pin isimleri



a- İşlenen değişkenler LOW aktif



a- İşlenen değişkenler HIGH aktif

Şekil 2 74181 entegresinin lojik sembolleri

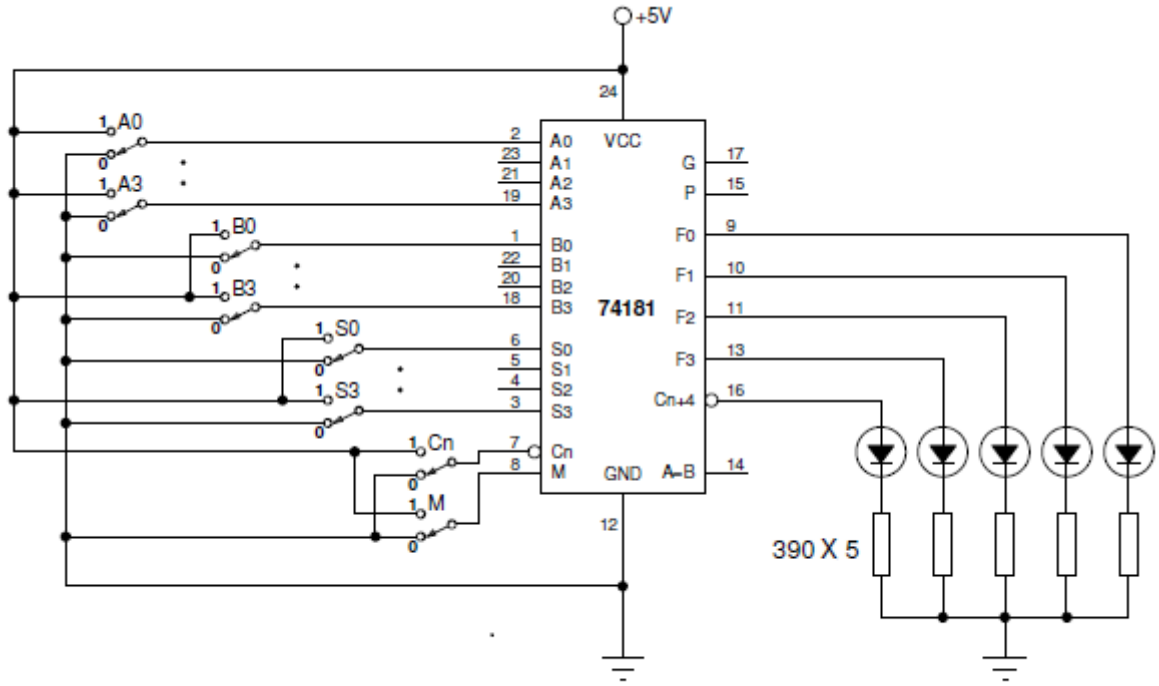
Mode Select Inputs				Active LOW Operands & F _n Outputs		Active HIGH Operands & F _n Outputs	
S3	S2	S1	S0	Logic (M = H)	Arithmetic** (M = L) (C _n = L)	Logic (M = H)	Arithmetic** (M = L) (C _n = H)
L	L	L	L	$\overline{A}$	A minus 1	$\overline{A}$	A
L	L	L	H	$\overline{AB}$	AB minus 1	$\overline{A + B}$	A + B
L	L	H	L	$\overline{A + B}$	$\overline{AB}$ minus 1	$\overline{AB}$	A + $\overline{B}$
L	L	H	H	Logic 1	minus 1	Logic 0	minus 1
L	H	L	L	$\overline{A + B}$	A plus (A + $\overline{B}$)	$\overline{AB}$	A plus $\overline{AB}$
L	H	L	H	$\overline{B}$	AB plus (A + $\overline{B}$)	$\overline{B}$	(A + B) plus $\overline{AB}$
L	H	H	L	$\overline{A \oplus B}$	A minus B minus 1	A $\oplus$ B	A minus B minus 1
L	H	H	H	A + $\overline{B}$	A + $\overline{B}$	$\overline{AB}$	AB minus 1
H	L	L	L	$\overline{AB}$	A plus (A + B)	$\overline{A + B}$	A plus AB
H	L	L	H	A $\oplus$ B	A plus B	$\overline{A \oplus B}$	A plus B
H	L	H	L	B	$\overline{AB}$ plus (A + B)	B	(A + $\overline{B}$) plus AB
H	L	H	H	A + B	A + B	AB	AB minus 1
H	H	L	L	Logic 0	A plus A*	Logic 1	A plus A*
H	H	L	H	$\overline{AB}$	AB plus A	A + $\overline{B}$	(A + B) plus A
H	H	H	L	AB	$\overline{AB}$ minus A	A + B	(A + $\overline{B}$) plus A
H	H	H	H	A	A	A	A minus 1

Tablo 1 74181 entegresinin fonksiyon tablosu

74181, 4 bitlik ALU entegresidir. Bir adet mod kontrol (M) ve dört adet fonksiyon seçme girişine (S₀...S₃) sahiptir. Aritmetik işlemler için M=0 ve mantıksal (lojik) işlemler için M=1 seçilmelidir. Bu seçimden sonra, fonksiyon seçme girişleri (S₀...S₃) ile yapılacak işlem türü belirlenir. A ve B olmak üzere 4' er bitlik iki adet bilgi girişi bulunmaktadır. İşlem sonucu F₀...F₃ çıkış uçlarından alınır.

Deneyin Yapılışı:

1. BL-3004 modülünü ana üniteye yerleştirin ve B bloğunu bulun.
2. Ana üniteadaki anahtar ve LED' leri de kullanarak şekil 3' deki devreyi kurun.
3. Anahtarlar yardımıyla A ve B sayılarına istediğiniz değerleri girerek tablo 2' deki örnek işlemleri yapınız.



Şekil 3 4 bit ALU devresi

S ₃	S ₂	S ₁	S ₀	M	C _n	A ₃	A ₂	A ₁	A ₀	B ₃	B ₂	B ₁	B ₀	C _{n+4}	F ₃	F ₂	F ₁	F ₀	İŞLEM
0	0	0	0	1	X														
0	1	0	1	1	X														
0	1	0	1	1	X														
1	1	0	0	1	X														
0	1	0	0	1	X														
1	1	0	1	1	X														
1	0	1	0	1	X														
1	0	1	1	1	X														
0	0	0	1	0	1														
1	0	0	1	0	1														
1	1	1	1	0	1														
1	1	0	0	0	1														
0	1	1	1	0	1														
0	0	1	0	0	1														
0	0	0	0	0	1														
1	0	0	0	0	1														

Tablo 2 4 bit ALU örnek işlem tablosu